

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-274209

(43)Date of publication of application : 05.10.2001

(51)Int.Cl.

H01L 21/66
G06T 1/00

(21)Application number : 2000-089372

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 28.03.2000

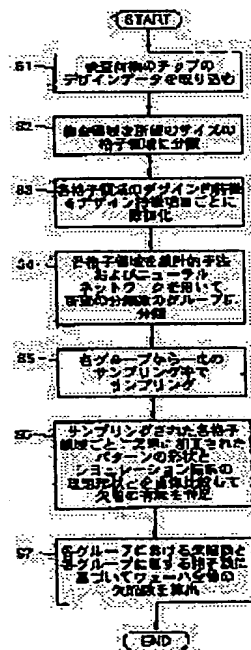
(72)Inventor : MIWA TADASHI

(54) SEMICONDUCTOR INSPECTING APPARATUS, SEMICONDUCTOR DEFECT ANALYZER, SEMICONDUCTOR DESIGN DATA CORRECTING APPARATUS, SEMICONDUCTOR INSPECTION METHOD, SEMICONDUCTOR DEFECT ANALYZING METHOD, SEMICONDUCTOR DESIGN DATA CORRECTING METHOD, AND COMPUTE-READABLE RECORDING MEDIUM

(57)Abstract:

PROBLEM TO BE SOLVED: To accurately and quantify defects with high efficiency that are generated in a semiconductor device, depending on the features of design.

SOLUTION: By using a substrate inspecting device 1, that has a design data processing part 19, a statistics processing and neural network processing part 21, an inspection region sampling part 23, and a numerical calculation 25, a region to be inspected is extracted from design data and is divided by a lattice with an arbitrary size for creating a lattice region, the features of design are digitalized for each lattice region for creating design feature item data, the design feature item data is classified into a desired number of groups for creating feature classification data, the lattice region is extracted randomly from the feature classification data at a fixed sampling rate to the number of lattice regions belonging to each group, and furthermore the number of defects in the entire region to be inspected is calculated, based on data regarding actual defects obtained by inspecting a machined pattern, based on the design data, the feature classification data and the sampling rate.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

31/3/13

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2001-274209

(P2001-274209A)

(43)公開日 平成13年10月5日(2001.10.5)

(51)Int.Cl. ⁷	識別記号	F I	テ-マ-ト* (参考)
H 0 1 L 21/66		H 0 1 L 21/66	J 4 M 1 0 6
G 0 6 T 1/00	3 0 5	G 0 6 T 1/00	3 0 5 A 5 B 0 5 7

審査請求 未請求 請求項の数45 O L (全 27 頁)

(21)出願番号 特願2000-89372(P2000-89372)

(22)出願日 平成12年3月28日(2000.3.28)

(71)出願人 000003078

株式会社東芝

東京都港区芝浦一丁目1番1号

(72)発明者 三 輪 忠 司

神奈川県横浜市磯子区新杉田町8番地 株

式会社東芝横浜事業所内

(74)代理人 100064285

弁理士 佐藤 一雄 (外3名)

Fターム(参考) 4M106 AA01 BA02 BA04 CA39 DB04

DJ18 DJ20 DJ21 DJ23

5B057 AA03 BA02 CA08 CA12 CB08

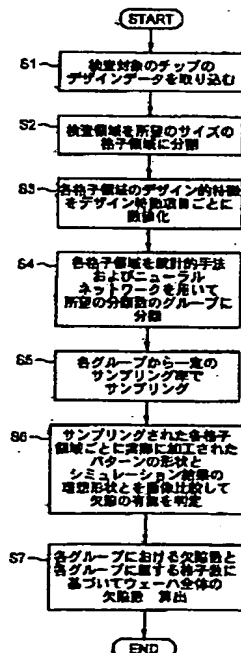
CB12 CC01 DA03 DA08 DC05

(54)【発明の名称】 半導体検査装置、半導体欠陥解析装置、半導体設計データ修正装置、半導体検査方法、半導体欠陥解析方法、半導体設計データ修正方法およびコンピュータ読み取り可能な記録媒体

(57)【要約】

【課題】 デザインの特徴に依存して半導体装置に発生する欠陥を正確かつ高い効率で定量化する。

【解決手段】 デザインデータ処理部19と統計処理およびニューラルネットワーク処理部21と検査領域サンプリング部23と数値演算部25とを備える基板検査装置1を用い、設計データから検査対象となる領域を抽出し、任意のサイズの格子で検査対象領域を分割して格子領域を作成し、この格子領域ごとにデザイン的特徴を数値化してデザイン特徴項目データを作成し、このデザイン特徴項目データを所望の数量のグループに分類して特徴分類データを作成し、各グループに属する前記格子領域の数量に対して一定のサンプリング割合で特徴分類データからランダムに格子領域を抽出し、さらに、設計データに基づいて加工されたパターンを検査して得られた実際の欠陥に関するデータと、上記特徴分類データと、上記サンプリング割合に基づいて前記検査対象領域全体の欠陥数を算出する。



1

【特許請求の範囲】

【請求項1】 半導体装置の設計データから検査の対象となる領域を抽出し、抽出した領域を任意のサイズの格子に分割して得られた格子領域ごとにデザイン的特徴を数値化してデザイン特徴項目データを作成するデザイン特徴項目データ作成手段と、
前記デザイン特徴項目データを所望の数量のグループに分類して特徴分類データを作成する特徴分類データ作成手段と、
前記グループに属する前記格子領域の数量に対して一定のサンプリング割合で前記特徴分類データからランダムに前記格子領域を抽出するサンプリング手段と、
前記設計データに基づいて加工されたパターンに対する検査により得られた欠陥に関するデータを受け、この検査結果データと、前記特徴分類データと、前記サンプリング割合に基づいて前記検査対象領域全体の欠陥数を算出する演算手段と、を備える半導体検査装置。
【請求項2】 前記欠陥に関するデータは、欠陥の程度のデータを含み、
前記演算手段は、前記欠陥の程度ごとに前記欠陥総数を出力することを特徴とする請求項1に記載の半導体検査装置。
【請求項3】 前記欠陥に関するデータは、前記設計データに基づいたシミュレーション結果である理想形状データと、加工された前記パターンにおける欠陥の形状データとの比較により得られたデータであることを特徴とする請求項1または2に記載の半導体検査装置。
【請求項4】 前記特徴分類データ作成手段は、ニューラルネットワークを用いて前記デザイン特徴項目データを分類することを特徴とする請求項1ないし3のいずれかに記載の半導体検査装置。
【請求項5】 設計データに基づいて加工されたパターンを検査して得られた実際の欠陥および欠陥の程度に関する検査結果データを受けて、この検査結果データに基づいて、パラメータとして与えられる任意のサイズの格子で前記設計データ内の検査対象領域を前記欠陥が発生した箇所が中心になるように分割して第1の格子領域を取得するとともに、前記検査結果データに基づいて、加工された前記パターンのうち適切に加工された良品箇所が中心になるように検査対象領域を前記格子で分割して第2の格子領域を取得し、前記第1の格子領域ごとにデザイン的特徴を数値化して第1のデザイン特徴項目データを作成するとともに、前記第2の格子領域ごとに第2のデザイン特徴項目データを作成するデザインデータ処理手段と、
前記設計データに基づく前記パターンの加工に関連する観測可能なプロセス結果のデータを受けて、前記第1の格子領域内のパターンに対応する第1のプロセス結果の値と前記第2の格子領域内のパターンに対応する第2のプロセス結果の値とをそれぞれ収集するプロセスデータ

2

処理手段と、

前記第1のデザイン特徴項目データと前記第1のプロセス結果の値との組み合わせ、および前記第2のデザイン特徴項目データと前記第2のプロセス結果の値との組み合わせと、前記欠陥および前記欠陥の程度とを関連づけて不良発生ルールを作成する不良発生ルール作成手段と、を備える半導体欠陥解析装置。

【請求項6】 前記デザインデータ処理手段は、前記格子のサイズを変更し、複数の前記第1の格子領域および複数の前記第2の格子領域のそれぞれについて、前記第1のデザイン特徴項目データと前記第2のデザイン特徴項目データを作成し、

前記プロセスデータ処理手段は、複数のサイズの前記第1の格子領域および複数の前記第2の格子領域のそれぞれについて、前記第1のプロセス結果の値と前記第2のプロセス結果の値を作成し、

前記不良発生ルール作成手段は、前記格子サイズと前記第1のデザイン特徴項目データと前記第1のプロセス結果の値との組み合わせ、および前記格子サイズと前記第2のデザイン特徴項目データと前記第2のプロセス結果の値との組み合わせと、前記欠陥および前記欠陥の程度とを関連づけて前記不良発生ルールを作成することを特徴とする請求項5に記載の半導体欠陥解析装置。

【請求項7】 半導体装置の設計データから検査の対象となる領域を抽出し、抽出した領域を任意の第1のサイズの格子に分割して得られた格子領域ごとにデザイン的特徴を数値化して第1のデザイン特徴項目データを作成するデザイン特徴項目データ作成手段と、

前記第1のデザイン特徴項目データを所望の数量のグループに分類して第1の特徴分類データを作成する特徴分類データ作成手段と、

前記グループに属する前記格子領域の数量に対して一定のサンプリング割合で前記第1の特徴分類データからランダムに前記格子領域を抽出するサンプリング手段と、
前記設計データに基づいて加工されたパターンを検査して得られた実際の欠陥および欠陥の程度に関する検査結果データを受けて、この検査結果データに基づいて、パラメータとして与えられる任意の第2のサイズの格子で前記検査対象領域を前記欠陥が発生した箇所が中心になるように分割して第1の格子領域を取得するとともに、前記検査結果データに基づいて、加工された前記パターンのうち適切に加工された良品箇所が中心になるように検査対象領域を前記第2のサイズの格子で分割して第3の格子領域を取得し、前記第2の格子領域ごとにデザイン的特徴を数値化して第2のデザイン特徴項目データを作成するとともに、前記第3の格子領域ごとに第3のデザイン特徴項目データを作成するデザインデータ処理手段と、

前記設計データに基づく前記パターンの加工に関連する観測可能なプロセス結果のデータを受けて、前記第2の

3

格子領域内のパターンに対応する第1のプロセス結果の値と前記第3の格子領域内のパターンに対応する第2のプロセス結果の値とをそれぞれ収集するプロセスデータ処理手段と、

前記第2のデザイン特徴項目データと前記第1のプロセス結果の値との組み合わせ、および前記第3のデザイン特徴項目データと前記第2のプロセス結果の値との組み合わせと、前記欠陥および前記欠陥の程度とを関連づけて不良発生ルールを作成する不良発生ルール作成手段と、を備える半導体欠陥解析装置。

【請求項8】前記デザインデータ処理手段は、前記第2のサイズを変更し、複数サイズの前記第2の格子領域および複数サイズの前記第3の格子領域のそれぞれについて、前記第2のデザイン特徴項目データと前記第3のデザイン特徴項目データを作成し、

前記プロセスデータ処理手段は、複数サイズの前記第1の格子領域および複数サイズの前記第2の格子領域のそれぞれについて、前記第1のプロセス結果の値と前記第2のプロセス結果の値を作成し、

前記不良発生ルール作成手段は、前記第2のサイズと前記第2のデザイン特徴項目データと前記第1のプロセス結果の値との組み合わせ、および前記第2のサイズと前記第3のデザイン特徴項目データと前記第2のプロセス結果の値との組み合わせと、前記欠陥および前記欠陥の程度とを関連づけて前記不良発生ルールを作成することを特徴とする請求項7に記載の半導体欠陥解析装置。

【請求項9】前記欠陥に関するデータは、前記設計データに基づいたシミュレーション結果である理想形状データと加工された前記パターンにおける前記欠陥の形状データとの比較に基づいて作成されたデータであることを特徴とする請求項5ないし8のいずれかに記載の半導体欠陥解析装置。

【請求項10】前記不良発生ルール作成手段は、ニューラルネットワークを用いて前記不良発生ルールを作成することを特徴とする請求項5ないし9のいずれかに記載の半導体欠陥解析装置。

【請求項11】前記不良発生ルール作成手段は、決定木を用いて前記不良発生ルールを作成することを特徴とする請求項5ないし9のいずれかに記載の半導体欠陥解析装置。

【請求項12】半導体装置の設計データに基づいて作成された、欠陥を引き起こすデザイン的特徴とこのデザインの特徴に関連するプロセス結果の値との組み合わせと欠陥の有無およびその程度との相関関係を解析して得られた不良発生ルールの供給を受け、この不良発生ルールに基づいて、前記設計データから欠陥を引き起こし得るパターンを抽出するパターン照合手段と、抽出された前記パターンに対して前記設計データを修正して被修正設計データとして出力する設計データ修正手段と、

4

ともにパラメータとして与えられる任意の格子サイズと任意の格子間隔を用い、前記被修正設計データを前記格子間隔と前記格子サイズの任意の組み合わせで分割し、得られた格子領域のそれぞれについて、デザインの特徴を数値化してデザイン特徴項目データを作成する被修正デザインデータ処理手段と、

前記デザイン特徴項目データを前記不良発生ルールと照合して不良を引き起こす確率である不良確率を算出する演算手段と、を備える半導体設計データ修正装置。

10 【請求項13】前記不良発生ルールは、請求項5ないし8のいずれかに記載の半導体欠陥解析装置から供給されることを特徴とする請求項12に記載の半導体設計データ修正装置。

【請求項14】半導体装置の設計データから検査の対象となる領域を抽出し、抽出した領域を任意の第1のサイズの格子に分割して得られた格子領域ごとにデザインの特徴を数値化して第1のデザイン特徴項目データを作成するデザイン特徴項目データ作成手段と、

前記第1のデザイン特徴項目データを所望の数量のグループに分類して第1の特徴分類データを作成する特徴分類データ作成手段と、

前記グループに属する前記格子領域の数量に対して一定のサンプリング割合で前記第1の特徴分類データからランダムに前記格子領域を抽出するサンプリング手段と、前記設計データに基づいて加工されたパターンを検査して得られた実際の欠陥および欠陥の程度に関する検査結果データを受けて、この検査結果データに基づいて、パラメータとして与えられる任意の第2のサイズの格子で前記検査対象領域を前記欠陥が発生した箇所が中心になるように分割して第1の格子領域を取得するとともに、前記検査結果データに基づいて、加工された前記パターンのうち適切に加工された良品箇所が中心になるように検査対象領域を前記第2のサイズの格子で分割して第3の格子領域を取得し、前記第2の格子領域ごとにデザインの特徴を数値化して第2のデザイン特徴項目データを作成するとともに、前記第3の格子領域ごとに第3のデザイン特徴項目データを作成するデザインデータ処理手段と、

前記設計データに基づく前記パターンの加工に関連する観測可能なプロセス結果のデータを受けて、前記第2の格子領域内のパターンに対応する第1のプロセス結果の値と前記第3の格子領域内のパターンに対応する第2のプロセス結果の値とをそれぞれ収集するプロセスデータ処理手段と、

前記第2のデザイン特徴項目データと前記第1のプロセス結果の値との組み合わせ、および前記第3のデザイン特徴項目データと前記第2のプロセス結果の値との組み合わせと、前記欠陥および前記欠陥の程度とを関連づけて不良発生ルールを作成する不良発生ルール作成手段と、

5

前記不良発生ルールに基づいて、前記設計データから欠陥を引き起こし得るパターンを抽出するパターン照合手段と、

抽出された前記パターンに対して前記設計データを修正して被修正設計データとして出力する設計データ修正手段と、

ともにパラメータとして与えられる任意の第3のサイズの格子と任意の格子間隔を用い、前記被修正設計データを前記格子間隔と前記第3のサイズの格子の任意の組み合わせで分割し、得られた第4の格子領域のそれぞれについて、デザイン的特徴を数値化して第4のデザイン特徴項目データを作成する被修正デザインデータ処理手段と、
前記第4のデザイン特徴項目データを前記不良発生ルールと照合して不良を引き起こす確率である不良確率を算出する演算手段と、を備える半導体設計データ修正装置。

【請求項15】前記不良確率を所望のしきい値と比較し、前記不良確率が前記所望のしきい値に至るまで、または前記不良確率が最小値になるまで、前記被修正設計データを再度修正するための指令を前記設計データ修正手段と前記デザインデータ処理手段と前記演算手段に供給する再修正指令手段をさらに備えることを特徴とする請求項12ないし14のいずれかに記載の半導体設計データ修正装置。

【請求項16】半導体装置の設計データから検査対象となる領域を抽出し、パラメータとして与えられる任意のサイズの格子で前記検査対象領域を分割して格子領域を作成する工程と、
前記格子領域ごとにデザイン的特徴を数値化してデザイン特徴項目データを作成する工程と、
前記デザイン特徴項目データを所望の数量のグループに分類して特徴分類データを作成する工程と、
前記グループに属する前記格子領域の数量に対して一定のサンプリング割合で前記特徴分類データからランダムに前記格子領域を抽出する工程と、
前記設計データに基づいて加工されたパターンを検査して得られた実際の欠陥に関するデータと、前記特徴分類データと、前記サンプリング割合に基づいて前記検査対象領域全体の欠陥数を算出する工程と、を備える半導体検査方法。

【請求項17】前記欠陥数を算出する工程は、加工された前記パターンにおける欠陥の形状と前記設計データに基づいたシミュレーション結果である理想形状とを前記格子領域を抽出する工程により抽出された前記格子領域ごとに比較し、この比較結果に基づいて前記欠陥に関するデータを作成する工程を含むことを特徴とする請求項16に記載の半導体検査方法。

【請求項18】前記欠陥に関するデータは、欠陥の程度のデータを含み、

6

前記欠陥数を算出する工程は、前記欠陥の程度ごとに前記欠陥数を算出する工程であることを特徴とする請求項16または17に記載の半導体検査方法。

【請求項19】前記特徴分類データを作成する工程は、ニューラルネットワークを用いて前記デザイン特徴項目データを分類する工程を含むことを特徴とする請求項16ないし18のいずれかに記載の半導体検査方法。

【請求項20】設計データに基づいて加工されたパターンを検査して得られた実際の欠陥および欠陥の程度に関する検査結果データに基づいて、パラメータとして与えられる任意のサイズの格子で前記設計データ内の検査対象領域を前記欠陥が発生した箇所が中心になるように分割し、得られた第1の格子領域ごとにデザイン的特徴を数値化して第1のデザイン特徴項目データを作成する工程と、

前記設計データに基づく前記パターンの加工に関連する観測可能なプロセス結果のデータに基づいて、前記第1の格子領域内のパターンに対応する第1のプロセス結果の値を収集する工程と、

前記検査結果データに基づいて加工された良品箇所が中心になるように検査対象領域を前記格子で分割し、得られた第2の格子領域ごとにデザイン的特徴を数値化して第2のデザイン特徴項目データを作成する工程と、

前記プロセス結果のデータから前記第2の格子領域内のパターンに対応する第2のプロセス結果の値を収集する工程と、

前記第1のデザイン特徴項目データと前記第1のプロセス結果の値との組み合わせ、および前記第2のデザイン特徴項目データと前記第2のプロセス結果の値との組み合わせと、前記欠陥および前記欠陥の程度とを関連づけて不良発生ルールを作成する工程と、を備える半導体欠陥解析方法。

【請求項21】前記不良発生ルールを作成する工程は、前記格子のサイズを変更して前記第1のデザイン特徴項目データを作成する工程から前記第2のプロセス結果の値を収集する工程までを前記相関関係を解析する前に順次繰り返し、複数サイズの前記第1の格子領域のそれぞれについて、前記第1のデザイン特徴項目データ、前記第1のプロセス結果の値を作成し、前記複数サイズの前記第2の格子領域のそれぞれについて前記第2のデザイン特徴項目データ、および前記第2のプロセス結果の値を作成した後に、前記不良発生ルールを作成する工程であることを特徴とする請求項20に記載の半導体欠陥解析方法。

【請求項22】半導体装置の設計データから検査対象となる領域を抽出し、パラメータとして与えられる任意の第1のサイズの格子に前記検査対象領域を分割して第1の格子領域を作成する工程と、

前記第1の格子領域ごとにデザイン的特徴を数値化して第1のデザイン特徴項目データを作成する工程と、

7

前記デザイン特徴項目データを所望の数量のグループに分類して第1の特徴分類データを作成する工程と、前記グループに属する前記格子領域の数量に対して一定のサンプリング割合で前記特徴分類データからランダムに前記格子領域を抽出する工程と、前記設計データに基づいて加工されたパターンを検査して得られた実際の欠陥および欠陥の程度に関する検査結果データに基づいて、パラメータとして与えられる第2のサイズの格子で前記設計データ内の検査対象領域を前記欠陥が発生した箇所が中心になるように分割し、得られた第2の格子領域ごとにデザインの特徴を数値化して第2のデザイン特徴項目データを作成する工程と、前記設計データに基づく前記パターンの加工に関連する観測可能なプロセス結果のデータに基づいて、前記第2の格子領域内のパターンに対応する第1のプロセス結果の値を収集する工程と、前記検査結果データに基づいて加工された良品箇所が中心になるように検査対象領域を前記第2のサイズの格子で分割し、得られた第3の格子領域ごとにデザインの特徴を数値化して第2のデザイン特徴項目データを作成する工程と、前記プロセス結果のデータから前記第3の格子領域内のパターンに対応する第2のプロセス結果の値を収集する工程と、前記第2のデザイン特徴項目データと前記第1のプロセス結果の値との組み合わせ、および前記第3のデザイン特徴項目データと前記第2のプロセス結果の値との組み合わせと、前記欠陥および前記欠陥の程度とを関連づけて不良発生ルールを作成する工程と、を備える半導体欠陥解析方法。

【請求項23】前記不良発生ルールを作成する工程は、前記格子の前記第2のサイズを変更して前記第2のデザイン特徴項目データを作成する工程から前記第2のプロセス結果の値を収集する工程までを前記相関関係を解析する前に順次繰り返し、複数サイズの前記第2の格子領域のそれぞれについて、前記第2のデザイン特徴項目データ、前記第1のプロセス結果の値を作成し、前記複数サイズの前記第2の格子領域のそれぞれについて前記第2のデザイン特徴項目データ、および前記第2のプロセス結果の値を作成した後に、前記不良発生ルールを作成する工程であることを特徴とする請求項22に記載の半導体欠陥解析方法。

【請求項24】前記不良発生ルールを作成する工程は、ニューラルネットワークを用いて前記相関関係を解析することを特徴とする請求項20ないし23のいずれかに記載の半導体欠陥解析方法。

【請求項25】前記不良発生ルールを作成する工程は、決定木を用いて前記相関関係を解析することを特徴とする請求項20ないし23のいずれかに記載の半導体欠陥解析方法。

50

8

【請求項26】前記検査結果データは、前記設計データに基づいたシミュレーション結果である理想形状データと、加工された前記パターンにおける欠陥の形状データとの比較により得られたデータであることを特徴とする請求項20ないし25のいずれかに記載の半導体欠陥解析方法。

【請求項27】半導体装置の設計データに基づいて作成された、欠陥を引き起こすデザインの特徴とこのデザインの特徴に関連するプロセス結果の値との組み合わせと欠陥の有無およびその程度との関係を表わす不良発生ルールに基づいて、前記設計データから欠陥を引き起こし得るパターンを抽出する工程と、抽出された前記パターンに対して前記設計データを修正して被修正設計データとして出力する工程と、ともにパラメータとして与えられる任意のサイズの格子と任意の格子間隔を用い、前記被修正設計データを前記格子と前記格子間隔の任意の組み合わせで分割し、得られた格子領域のそれぞれについてデザインの特徴を数値化してデザイン特徴項目データを作成する工程と、前記デザイン特徴項目データを前記不良発生ルールと照合して不良を引き起こす確率である不良確率を算出する工程と、を備える半導体設計データ修正方法。

【請求項28】前記不良発生ルールは、請求項20ないし26のいずれかに記載の半導体欠陥解析方法により作成されたものであることを特徴とする請求項27に記載の半導体設計データ修正方法。

【請求項29】半導体装置の設計データから検査対象となる領域を抽出し、パラメータとして与えられる任意の第1のサイズの格子に前記検査対象領域を分割して第1の格子領域を作成する工程と、前記第1の格子領域ごとにデザインの特徴を数値化して第1のデザイン特徴項目データを作成する工程と、前記デザイン特徴項目データを所望の数量のグループに分類して第1の特徴分類データを作成する工程と、前記グループに属する前記格子領域の数量に対して一定のサンプリング割合で前記特徴分類データからランダムに前記格子領域を抽出する工程と、前記設計データに基づいて加工されたパターンを検査して得られた実際の欠陥および欠陥の程度に関する検査結果データに基づいて、パラメータとして与えられる第2のサイズの格子で前記設計データ内の検査対象領域を前記欠陥が発生した箇所が中心になるように分割し、得られた第2の格子領域ごとにデザインの特徴を数値化して第2のデザイン特徴項目データを作成する工程と、前記設計データに基づく前記パターンの加工に関連する観測可能なプロセス結果のデータに基づいて、前記第2の格子領域内のパターンに対応する第1のプロセス結果の値を収集する工程と、前記検査結果データに基づいて加工された良品箇所が中心になるように検査対象領域を前記第2のサイズの格子

9

で分割し、得られた第3の格子領域ごとにデザイン的特徴を数値化して第2のデザイン特徴項目データを作成する工程と、

前記プロセス結果のデータから前記第3の格子領域内のパターンに対応する第2のプロセス結果の値を収集する工程と、

前記第2のデザイン特徴項目データと前記第1のプロセス結果の値との組み合わせ、および前記第3のデザイン特徴項目データと前記第2のプロセス結果の値との組み合わせと、前記欠陥および前記欠陥の程度とを関連づけて不良発生ルールを作成する工程と、

前記不良発生ルールに基づいて、前記設計データから欠陥を引き起こし得るパターンを抽出する工程と、抽出された前記パターンに対して前記設計データを修正して被修正設計データとして出力する工程と、

ともにパラメータとして与えられる任意の第3のサイズの格子と任意の格子間隔を用い、前記被修正設計データを前記第3のサイズの格子と前記格子間隔の任意の組み合わせで分割し、得られた第4の格子領域のそれぞれについてデザイン的特徴を数値化して第4のデザイン特徴項目データを作成する工程と、

前記第4のデザイン特徴項目データを前記不良発生ルールと照合して不良を引き起こす確率である不良確率を算出する工程と、を備える半導体設計データ修正方法。

【請求項30】前記不良確率を所望のしきい値と比較し、前記不良確率が前記所望のしきい値に至るまで、または前記不良確率が最小値になるまで、前記パターンを抽出する工程から前記不良確率を算出する工程までを繰り返す工程をさらに備えることを特徴とする請求項27ないし29のいずれかに記載の半導体設計データ修正方法。

【請求項31】半導体装置の設計データから検査対象となる領域を抽出し、パラメータとして与えられる任意のサイズの格子で前記検査対象領域を分割して格子領域を作成する手順と、前記格子領域ごとにデザイン的特徴を数値化してデザイン特徴項目データを作成する手順と、前記デザイン特徴項目データを所望の数量のグループに分類して特徴分類データを作成する手順と、前記グループに属する前記格子領域の数量に対して一定のサンプリング割合で前記特徴分類データからランダムに前記格子領域を抽出する手順と、前記設計データに基づいて加工されたパターンを検査して得られた実際の欠陥に関するデータと、前記特徴分類データと、前記サンプリング割合に基づいて前記検査対象領域全体の欠陥数を算出する手順と、を備える半導体検査方法をコンピュータに実行させるプログラムを記録したコンピュータ読み取り可能な記録媒体。

【請求項32】前記欠陥数を算出する手順は、

10

加工された前記パターンにおける欠陥の形状と前記設計データに基づいたシミュレーション結果である理想形状とを前記格子領域を抽出する手順により抽出された前記格子領域ごとに比較し、この比較結果に基づいて前記欠陥に関するデータを作成する手順を含むことを特徴とする請求項31に記載の記録媒体。

【請求項33】前記欠陥に関するデータは、欠陥の程度のデータを含み、

前記欠陥数を算出する手順は、前記欠陥の程度ごとに前記欠陥数を算出する手順であることを特徴とする請求項31または32に記載の記録媒体。

【請求項34】前記特徴分類データを作成する手順は、ニューラルネットワークを用いて前記デザイン特徴項目データを分類する手順を含むことを特徴とする請求項31ないし33のいずれかに記載の記録媒体。

【請求項35】設計データに基づいて加工されたパターンを検査して得られた実際の欠陥および欠陥の程度に関する検査結果データに基づいて、パラメータとして与えられる任意のサイズの格子で前記設計データ内の検査対象領域を前記欠陥が発生した箇所が中心になるように分割し、得られた第1の格子領域ごとにデザイン的特徴を数値化して第1のデザイン特徴項目データを作成する手順と、

前記設計データに基づく前記パターンの加工に関連する観測可能なプロセス結果のデータに基づいて、前記第1の格子領域内のパターンに対応する第1のプロセス結果の値を収集する手順と、

前記検査結果データに基づいて加工された良品箇所が中心になるように検査対象領域を前記格子で分割し、得られた第2の格子領域ごとにデザイン的特徴を数値化して第2のデザイン特徴項目データを作成する手順と、前記プロセス結果のデータから前記第2の格子領域内のパターンに対応する第2のプロセス結果の値を収集する手順と、

前記第1のデザイン特徴項目データと前記第1のプロセス結果の値との組み合わせ、および前記第2のデザイン特徴項目データと前記第2のプロセス結果の値との組み合わせと、前記欠陥および前記欠陥の程度とを関連づけて不良発生ルールを作成する手順と、を備える半導体欠陥解析方法をコンピュータに実行させるプログラムを記録したコンピュータ読み取り可能な記録媒体。

【請求項36】前記不良発生ルールを作成する手順は、前記格子のサイズを変更して前記第1のデザイン特徴項目データを作成する手順から前記第2のプロセス結果の値を収集する手順までを前記相関関係を解析する前に順次繰り返し、複数サイズの前記第1の格子領域のそれぞれについて、前記第1のデザイン特徴項目データ、前記第1のプロセス結果の値を作成し、前記複数サイズの前記第2の格子領域のそれぞれについて前記第2のデザイン特徴項目データ、および前記第2のプロセス結果の値

を作成した後に、前記不良発生ルールを作成する手順であることを特徴とする請求項35に記載の記録媒体。

【請求項37】半導体装置の設計データから検査対象となる領域を抽出し、パラメータとして与えられる任意の第1のサイズの格子に前記検査対象領域を分割して第1の格子領域を作成する手順と、
前記第1の格子領域ごとにデザインの特徴を数値化して第1のデザイン特徴項目データを作成する手順と、
前記デザイン特徴項目データを所望の数量のグループに分類して第1の特徴分類データを作成する手順と、
前記グループに属する前記格子領域の数量に対して一定のサンプリング割合で前記特徴分類データからランダムに前記格子領域を抽出する手順と、
前記設計データに基づいて加工されたパターンを検査して得られた実際の欠陥および欠陥の程度に関する検査結果データに基づいて、パラメータとして与えられる第2のサイズの格子で前記設計データ内の検査対象領域を前記欠陥が発生した箇所が中心になるように分割し、得られた第2の格子領域ごとにデザインの特徴を数値化して第2のデザイン特徴項目データを作成する手順と、
前記設計データに基づく前記パターンの加工に関連する観測可能なプロセス結果のデータに基づいて、前記第2の格子領域内のパターンに対応する第1のプロセス結果の値を収集する手順と、
前記検査結果データに基づいて加工された良品箇所が中心になるように検査対象領域を前記第2のサイズの格子で分割し、得られた第3の格子領域ごとにデザインの特徴を数値化して第2のデザイン特徴項目データを作成する手順と、
前記プロセス結果のデータから前記第3の格子領域内のパターンに対応する第2のプロセス結果の値を収集する手順と、
前記第2のデザイン特徴項目データと前記第1のプロセス結果の値との組み合わせ、および前記第3のデザイン特徴項目データと前記第2のプロセス結果の値との組み合わせと、前記欠陥および前記欠陥の程度とを関連づけて不良発生ルールを作成する手順と、を備える半導体欠陥解析方法をコンピュータに実行させるプログラムを記録したコンピュータ読み取り可能な記録媒体。

【請求項38】前記不良発生ルールを作成する手順は、
前記格子の前記第2のサイズを変更して前記第2のデザイン特徴項目データを作成する手順から前記第2のプロセス結果の値を収集する手順までを前記相関関係を解析する前に順次繰り返し、複数サイズの前記第2の格子領域のそれぞれについて、前記第2のデザイン特徴項目データ、前記第1のプロセス結果の値を作成し、前記複数サイズの前記第2の格子領域のそれぞれについて前記第2のデザイン特徴項目データ、および前記第2のプロセス結果の値を作成した後に、前記不良発生ルールを作成する手順であることを特徴とする請求項37に記載の記

録媒体。

【請求項39】前記不良発生ルールを作成する手順は、ニューラルネットワークを用いて前記相関関係を解析することを特徴とする請求項35ないし38のいずれかに記載の記録媒体。

【請求項40】前記不良発生ルールを作成する手順は、決定木を用いて前記相関関係を解析することを特徴とする請求項35ないし38のいずれかに記載の記録媒体。

【請求項41】前記検査結果データは、前記設計データに基づいたシミュレーション結果である理想形状データと、加工された前記半導体装置における欠陥の形状データとの比較により得られたデータであることを特徴とする請求項35ないし40のいずれかに記載の記録媒体。

【請求項42】半導体装置の設計データに基づいて作成された、欠陥を引き起こすデザインの特徴とこのデザインの特徴に関連するプロセス結果の値との組み合わせと欠陥の有無およびその程度との関係を表わす不良発生ルールに基づいて、前記設計データから欠陥を引き起こし得るパターンを抽出する手順と、

抽出された前記パターンに対して前記設計データを修正して被修正設計データとして出力する手順と、

ともにパラメータとして与えられる任意のサイズの格子と任意の格子間隔を用い、前記被修正設計データを前記格子と前記格子間隔の任意の組み合わせで分割し、得られた格子領域のそれぞれについてデザインの特徴を数値化してデザイン特徴項目データを作成する手順と、
前記デザイン特徴項目データを前記不良発生ルールと照合して不良を引き起こす確率である不良確率を算出する手順と、を備える半導体設計データ修正方法をコンピュータに実行させるプログラムを記録したコンピュータ読み取り可能な記録媒体。

【請求項43】前記不良発生ルールは、請求項20ないし26のいずれかに記載の半導体欠陥解析方法により作成されたものであることを特徴とする請求項42に記載の記録媒体。

【請求項44】半導体装置の設計データから検査対象となる領域を抽出し、パラメータとして与えられる任意の第1のサイズの格子に前記検査対象領域を分割して第1の格子領域を作成する手順と、

前記第1の格子領域ごとにデザインの特徴を数値化して第1のデザイン特徴項目データを作成する手順と、
前記デザイン特徴項目データを所望の数量のグループに分類して第1の特徴分類データを作成する手順と、
前記グループに属する前記格子領域の数量に対して一定のサンプリング割合で前記特徴分類データからランダムに前記格子領域を抽出する手順と、
前記設計データに基づいて加工されたパターンを検査して得られた実際の欠陥および欠陥の程度に関する検査結果データに基づいて、パラメータとして与えられる第2のサイズの格子で前記設計データ内の検査対象領域を前

13

記欠陥が発生した箇所が中心になるように分割し、得られた第2の格子領域ごとにデザイン的特徴を数値化して第2のデザイン特徴項目データを作成する手順と、前記設計データに基づく前記パターンの加工に関連する観測可能なプロセス結果のデータに基づいて、前記第2の格子領域内のパターンに対応する第1のプロセス結果の値を収集する手順と、前記検査結果データに基づいて加工された良品箇所が中心になるように検査対象領域を前記第2のサイズの格子で分割し、得られた第3の格子領域ごとにデザイン的特徴を数値化して第2のデザイン特徴項目データを作成する手順と、前記プロセス結果のデータから前記第3の格子領域内のパターンに対応する第2のプロセス結果の値を収集する手順と、前記第2のデザイン特徴項目データと前記第1のプロセス結果の値との組み合わせ、および前記第3のデザイン特徴項目データと前記第2のプロセス結果の値との組み合わせと、前記欠陥および前記欠陥の程度とを関連づけて不良発生ルールを作成する手順と、前記不良発生ルールに基づいて、前記設計データから欠陥を引き起こし得るパターンを抽出する手順と、抽出された前記パターンに対して前記設計データを修正して被修正設計データとして出力する手順と、ともにパラメータとして与えられる任意の第3のサイズの格子と任意の格子間隔を用い、前記被修正設計データを前記第3のサイズの格子と前記格子間隔の任意の組み合わせで分割し、得られた第4の格子領域のそれぞれについてデザイン的特徴を数値化して第4のデザイン特徴項目データを作成する手順と、前記第4のデザイン特徴項目データを前記不良発生ルールと照合して不良を引き起こす確率である不良確率を算出する手順と、を備える半導体設計データ修正方法をコンピュータに実行させるプログラムを記録したコンピュータ読み取り可能な記録媒体。

【請求項45】前記不良確率を所望のしきい値と比較し、前記不良確率が前記所望のしきい値に至るまで、または前記不良確率が最小値になるまで、前記パターンを抽出する手順から前記不良確率を算出する手順までを繰り返す手順をさらに備えることを特徴とする請求項42ないし44のいずれかに記載の記録媒体。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体検査装置、半導体欠陥解析装置、半導体設計データ修正装置、半導体検査方法、半導体欠陥解析方法、半導体設計データ修正方法およびコンピュータ読み取り可能な記録媒体に関し、特に、デザインの特徴に依存して半導体装置に発生する欠陥の定量化、これに基づく原因解析およびこれらを用いた設計修正を対象とする。

14

【0002】

【従来の技術】従来の半導体装置の検査、特に、規則的ではないランダムなパターンにおける検査においては、例えば図19の模式図に示すように、半導体基板S内のチップのうち、検査対象であるチップC2と他のチップC1との間でパターンを比較し、その差異を欠陥DFとして検出する方法が用いられている。この検出方法によれば、チップ面積の拡大に伴って検査対象領域が拡張した場合や、より微少な欠陥を検出するために検出感度をあげると、長時間の検査が必要になる。検査時間を短縮するために、チップ内の領域や検査チップに対して無作為に検査領域、検査チップを選定する、いわゆるランダムサンプリングが実施されている。

【0003】

【発明が解決しようとする課題】しかしながら、ランダムサンプリングを実施する場合、不良位置に偏りがあると真の不良数を正しく把握できないため、不良の全体数を定量化した場合に、誤った結果が生じるという問題点があった。

【0004】また、ランダムなパターンの中にも比較的類似したパターンもあり、このようなパターンにランダムサンプリングを行うと、類似したパターンが重複して選ばれることも少なくない。このため、パターンの特徴に起因して発生するような欠陥を検出しようとする場合、検査効率が悪いばかりでなく、検査対象にさえ選ばれず、見落としてしまう欠陥も出てきてしまう。

【0005】一方、欠陥の原因を解析する場合は、従来、検出された欠陥を電子顕微鏡などで観察して、その原因を推測していた。しかし、このような欠陥がどのような要因で発生しているのか、特に、どのような特徴を有するパターンやプロセスのどのようなばらつきによってどの程度の確率で不良が発生するのか、または、これらの要因がどのように組み合わせることで不良が発生するのか、さらには、どの程度の範囲のデザインの特徴およびプロセスのばらつきが不良を引き起こすのかまで明確に示すことはできなかった。

【0006】本発明は上記事情に鑑みてなされたものであり、その第1の目的は、デザインの特徴に依存してパターンに発生する欠陥を正確かつ高い効率で定量化して出力する半導体検査装置、半導体検査方法およびコンピュータ読み取り可能な記録媒体を提供することにある。

【0007】また、本発明の第2の目的は、パターンに発生する欠陥の原因をデザインの特徴およびプロセス結果の情報と関連づけて解析する半導体欠陥解析装置、半導体欠陥解析方法およびコンピュータ読み取り可能な記録媒体を提供することにある。

【0008】また、本発明の第3の目的は、不良解析の結果を利用して、半導体プロセスを行う前の設計段階において、不良が発生する可能性がより一層低い設計へ修正できる半導体設計データ修正装置、半導体設計データ

15

修正方法およびコンピュータ読み取り可能な記録媒体を提供することにある。

【0009】

【課題を解決するための手段】本発明は、以下の手段により上記課題の解決を図る。

【0010】即ち、本発明の第1の態様によれば、半導体装置の設計データから検査の対象となる領域を抽出し、抽出した領域を任意のサイズの格子に分割して得られた格子領域ごとにデザイン的特徴を数値化してデザイン特徴項目データを作成するデザイン特徴項目データ作成手段と、このデザイン特徴項目データを所望の数量のグループに分類して特徴分類データを作成する特徴分類データ作成手段と、上記グループに属する上記格子領域の数量に対して一定のサンプリング割合で上記特徴分類データからランダムに上記格子領域を抽出するサンプリング手段と、上記設計データに基づいて加工されたパターンに対する検査により得られた欠陥に関するデータを受け、この検査結果データと、上記特徴分類データと、上記サンプリング割合に基づいて上記検査対象領域全体の欠陥数を算出する演算手段と、を備える半導体検査装置が提供される。

【0011】上記欠陥に関するデータは、欠陥の程度のデータを含み、上記演算手段は、上記欠陥の程度ごとに上記欠陥総数を出力することが望ましい。

【0012】また、上記欠陥に関するデータは、上記設計データに基づいたシミュレーション結果である理想形状データと、加工された上記パターンにおける欠陥の形状データとの比較により得られたデータであると良い。

【0013】上記特徴分類データ作成手段は、ニューラルネットワークを用いて上記デザイン特徴項目データを30分類すると良い。

【0014】また、本発明の第2の態様によれば、設計データに基づいて加工されたパターンを検査して得られた実際の欠陥および欠陥の程度に関する検査結果データを受けて、この検査結果データに基づいて、パラメータとして与えられる任意のサイズの格子で上記設計データ内の検査対象領域を上記欠陥が発生した箇所が中心になるように分割して第1の格子領域を取得するとともに、上記検査結果データに基づいて、加工された上記パターンのうち適切に加工された良品箇所が中心になるように40検査対象領域を上記格子で分割して第2の格子領域を取得し、上記第1の格子領域ごとにデザイン的特徴を数値化して第1のデザイン特徴項目データを作成するとともに、上記第2の格子領域ごとに第2のデザイン特徴項目データを作成するデザインデータ処理手段と、上記設計データに基づく上記パターンの加工に関連する観測可能なプロセス結果のデータを受けて、上記第1の格子領域内のパターンに対応する第1のプロセス結果の値と上記第2の格子領域内のパターンに対応する第2のプロセス結果の値とをそれぞれ収集するプロセスデータ処理手段50

16

と、上記第1のデザイン特徴項目データと上記第1のプロセス結果の値との組み合わせ、および上記第2のデザイン特徴項目データと上記第2のプロセス結果の値との組み合わせと、上記欠陥および上記欠陥の程度とを関連づけて不良発生ルールを作成する不良発生ルール作成手段と、を備える半導体欠陥解析装置が提供される。

【0015】上記第2の態様において、上記デザインデータ処理手段は、上記格子のサイズを変更し、複数の上記第1の格子領域および複数の上記第2の格子領域のそれぞれについて、上記第1のデザイン特徴項目データと上記第2のデザイン特徴項目データを作成し、上記プロセスデータ処理手段は、複数サイズの上記第1の格子領域および複数の上記第2の格子領域のそれぞれについて、上記第1のプロセス結果の値と上記第2のプロセス結果の値を作成し、上記不良発生ルール作成手段は、上記格子サイズと上記第1のデザイン特徴項目データと上記第1のプロセス結果の値との組み合わせ、および上記格子サイズと上記第2のデザイン特徴項目データと上記第2のプロセス結果の値との組み合わせと、上記欠陥および上記欠陥の程度とを関連づけて上記不良発生ルールを作成することが望ましい。

【0016】また、本発明の第3の態様によれば、半導体装置の設計データから検査の対象となる領域を抽出し、抽出した領域を任意の第1のサイズの格子に分割して得られた格子領域ごとにデザイン的特徴を数値化して第1のデザイン特徴項目データを作成するデザイン特徴項目データ作成手段と、上記第1のデザイン特徴項目データを所望の数量のグループに分類して第1の特徴分類データを作成する特徴分類データ作成手段と、上記グループに属する上記格子領域の数量に対して一定のサンプリング割合で上記第1の特徴分類データからランダムに上記格子領域を抽出するサンプリング手段と、上記設計データに基づいて加工されたパターンを検査して得られた実際の欠陥および欠陥の程度に関する検査結果データを受けて、この検査結果データに基づいて、パラメータとして与えられる任意の第2のサイズの格子で上記検査対象領域を上記欠陥が発生した箇所が中心になるように分割して第1の格子領域を取得するとともに、上記検査結果データに基づいて、加工された上記パターンのうち適切に加工された良品箇所が中心になるように検査対象領域を上記第2のサイズの格子で分割して第3の格子領域を取得し、上記第2の格子領域ごとにデザイン的特徴を数値化して第2のデザイン特徴項目データを作成するとともに、上記第3の格子領域ごとに第3のデザイン特徴項目データを作成するデザインデータ処理手段と、上記設計データに基づく上記パターンの加工に関連する観測可能なプロセス結果のデータを受けて、上記第2の格子領域内のパターンに対応する第1のプロセス結果の値と上記第3の格子領域内のパターンに対応する第2のプロセス結果の値とをそれぞれ収集するプロセスデータ処

理手段と、上記第2のデザイン特徴項目データと上記第1のプロセス結果の値との組み合わせ、および上記第3のデザイン特徴項目データと上記第2のプロセス結果の値との組み合わせと、上記欠陥および上記欠陥の程度とを関連づけて不良発生ルールを作成する不良発生ルール作成手段と、を備える半導体欠陥解析装置が提供される。

【0017】上記第3の態様において、上記デザインデータ処理手段は、上記第2のサイズを変更し、複数サイズの上記第2の格子領域および複数サイズの上記第3の格子領域のそれぞれについて、上記第2のデザイン特徴項目データと上記第3のデザイン特徴項目データを作成し、上記プロセスデータ処理手段は、複数サイズの上記第1の格子領域および複数サイズの上記第2の格子領域のそれぞれについて、上記第1のプロセス結果の値と上記第2のプロセス結果の値を作成し、上記不良発生ルール作成手段は、上記第2のサイズと上記第2のデザイン特徴項目データと上記第1のプロセス結果の値との組み合わせ、および上記第2のサイズと上記第3のデザイン特徴項目データと上記第2のプロセス結果の値との組み合わせと、上記欠陥および上記欠陥の程度とを関連づけて上記不良発生ルールを作成することが望ましい。

【0018】上記欠陥に関するデータは、上記設計データに基づいたシミュレーション結果である理想形状データと加工された上記パターンにおける上記欠陥の形状データとの比較に基づいて作成されたデータであると良い。

【0019】また、上記不良発生ルール作成手段は、ニューラルネットワークを用いて上記不良発生ルールを作成すると良い。

【0020】また、上記不良発生ルール作成手段は、決定木を含む統計的手法により、上記不良発生ルールを作成することとしても良い。

【0021】また、本発明の第4の態様によれば、半導体装置の設計データに基づいて作成された、欠陥を引き起こすデザインの特徴とこのデザインの特徴に関連するプロセス結果の値との組み合わせと欠陥の有無およびその程度との相関関係を解析して得られた不良発生ルールの供給を受け、この不良発生ルールに基づいて、上記設計データから欠陥を引き起こし得るパターンを抽出するパターン照合手段と、抽出された上記パターンに対して上記設計データを修正して被修正設計データとして出力する設計データ修正手段と、ともにパラメータとして与えられる任意の格子サイズと任意の格子間隔を用い、上記被修正設計データを上記格子間隔と上記格子サイズの任意の組み合わせで分割し、得られた格子領域のそれぞれについて、デザインの特徴を数値化してデザイン特徴項目データを作成する被修正デザインデータ処理手段と、上記デザイン特徴項目データを上記不良発生ルールと照合して不良を引き起こす確率である不良確率を算出

する演算手段と、を備える半導体設計データ修正装置が提供される。

【0022】上記不良発生ルールは、上記第2または第3の態様の半導体欠陥解析装置から供給されると良い。

【0023】また、本発明の第5の態様によれば、半導体装置の設計データから検査の対象となる領域を抽出し、抽出した領域を任意の第1のサイズの格子に分割して得られた格子領域ごとにデザインの特徴を数値化して第1のデザイン特徴項目データを作成するデザイン特徴項目データ作成手段と、上記第1のデザイン特徴項目データを所望の数量のグループに分類して第1の特徴分類データを作成する特徴分類データ作成手段と、上記グループに属する上記格子領域の数量に対して一定のサンプリング割合で上記第1の特徴分類データからランダムに上記格子領域を抽出するサンプリング手段と、上記設計データに基づいて加工されたパターンを検査して得られた実際の欠陥および欠陥の程度に関する検査結果データを受けて、この検査結果データに基づいて、パラメータとして与えられる任意の第2のサイズの格子で上記検査対象領域を上記欠陥が発生した箇所が中心になるように分割して第1の格子領域を取得するとともに、上記検査結果データに基づいて、加工された上記パターンのうち適切に加工された良品箇所が中心になるように検査対象領域を上記第2のサイズの格子で分割して第3の格子領域を取得し、上記第2の格子領域ごとにデザインの特徴を数値化して第2のデザイン特徴項目データを作成するとともに、上記第3の格子領域ごとに第3のデザイン特徴項目データを作成するデザインデータ処理手段と、上記設計データに基づく上記パターンの加工に関連する観測可能なプロセス結果のデータを受けて、上記第2の格子領域内のパターンに対応する第1のプロセス結果の値と上記第3の格子領域内のパターンに対応する第2のプロセス結果の値とをそれぞれ収集するプロセスデータ処理手段と、上記第2のデザイン特徴項目データと上記第1のプロセス結果の値との組み合わせ、および上記第3のデザイン特徴項目データと上記第2のプロセス結果の値との組み合わせと、上記欠陥および上記欠陥の程度とを関連づけて不良発生ルールを作成する不良発生ルール作成手段と、上記不良発生ルールに基づいて、上記設計データから欠陥を引き起こし得るパターンを抽出するパターン照合手段と、抽出された上記パターンに対して上記設計データを修正して被修正設計データとして出力する設計データ修正手段と、ともにパラメータとして与えられる任意の第3のサイズの格子と任意の格子間隔を用い、上記被修正設計データを上記格子間隔と上記第3のサイズの格子の任意の組み合わせで分割し、得られた第4の格子領域のそれぞれについて、デザインの特徴を数値化して第4のデザイン特徴項目データを作成する被修正デザインデータ処理手段と、上記第4のデザイン特徴項目データを上記不良発生ルールと照合して不良を引き

起こす確率である不良確率を算出する演算手段と、を備える半導体設計データ修正装置が提供される。

【0024】上記第5の態様において、修正装置上記不良確率を所望のしきい値と比較し、上記不良確率が上記所望のしきい値に至るまで、または上記不良確率が最小値になるまで、上記被修正設計データを再度修正するための指令を上記設計データ修正手段と上記デザインデータ処理手段と上記演算手段に供給する再修正指令手段をさらに備えることが望ましい。

【0025】また、本発明の第6の態様によれば、半導体装置の設計データから検査対象となる領域を抽出し、パラメータとして与えられる任意のサイズの格子で上記検査対象領域を分割して格子領域を作成する工程と、この格子領域ごとにデザイン的特徴を数値化してデザイン特徴項目データを作成する工程と、このデザイン特徴項目データを所望の数量のグループに分類して特徴分類データを作成する工程と、上記グループに属する上記格子領域の数量に対して一定のサンプリング割合で上記特徴分類データからランダムに上記格子領域を抽出する工程と、上記設計データに基づいて加工されたパターンを検査して得られた実際の欠陥に関するデータと、上記特徴分類データと、上記サンプリング割合に基づいて上記検査対象領域全体の欠陥数を算出する工程と、を備える半導体検査方法が提供される。

【0026】上記第6の態様において、上記欠陥数を算出する工程は、加工された上記パターンにおける欠陥の形状と上記設計データに基づいたシミュレーション結果である理想形状とを上記格子領域を抽出する工程により抽出された上記格子領域ごとに比較し、この比較結果に基づいて上記欠陥に関するデータを作成する工程を含むことが望ましい。

【0027】また、上記欠陥に関するデータは、欠陥の程度のデータを含み、上記欠陥数を算出する工程は、上記欠陥の程度ごとに上記欠陥数を算出する工程であると良い。

【0028】上記特徴分類データを作成する工程は、ニューラルネットワークを用いて上記デザイン特徴項目データを分類する工程を含むと良い。

【0029】また、本発明の第7の態様によれば、設計データに基づいて加工されたパターンを検査して得られた実際の欠陥および欠陥の程度に関する検査結果データに基づいて、パラメータとして与えられる任意のサイズの格子で上記設計データ内の検査対象領域を上記欠陥が発生した箇所が中心になるように分割し、得られた第1の格子領域ごとにデザイン的特徴を数値化して第1のデザイン特徴項目データを作成する工程と、上記設計データに基づく上記パターンの加工に関連する観測可能なプロセス結果のデータに基づいて、上記第1の格子領域内のパターンに対応する第1のプロセス結果の値を収集する工程と、上記検査結果データに基づいて加工された良

品箇所が中心になるように検査対象領域を上記格子で分割し、得られた第2の格子領域ごとにデザイン的特徴を数値化して第2のデザイン特徴項目データを作成する工程と、上記プロセス結果のデータから上記第2の格子領域内のパターンに対応する第2のプロセス結果の値を収集する工程と、上記第1のデザイン特徴項目データと上記第1のプロセス結果の値との組み合わせ、および上記第2のデザイン特徴項目データと上記第2のプロセス結果の値との組み合わせと、上記欠陥および上記欠陥の程度とを関連づけて不良発生ルールを作成する工程と、を備える半導体欠陥解析方法が提供される。

【0030】上記第7の態様において、上記不良発生ルールを作成する工程は、上記格子のサイズを変更して上記第1のデザイン特徴項目データを作成する工程から上記第2のプロセス結果の値を収集する工程までを上記相関関係を解析する前に順次繰り返し、複数サイズの上記第1の格子領域のそれぞれについて、上記第1のデザイン特徴項目データ、上記第1のプロセス結果の値を作成し、上記複数サイズの上記第2の格子領域のそれぞれについて上記第2のデザイン特徴項目データ、および上記第2のプロセス結果の値を作成した後に、上記不良発生ルールを作成する工程であることが望ましい。

【0031】また、本発明の第8の態様によれば、半導体装置の設計データから検査対象となる領域を抽出し、パラメータとして与えられる任意の第1のサイズの格子に上記検査対象領域を分割して第1の格子領域を作成する工程と、上記第1の格子領域ごとにデザイン的特徴を数値化して第1のデザイン特徴項目データを作成する工程と、上記デザイン特徴項目データを所望の数量のグループに分類して第1の特徴分類データを作成する工程と、上記グループに属する上記格子領域の数量に対して一定のサンプリング割合で上記特徴分類データからランダムに上記格子領域を抽出する工程と、上記設計データに基づいて加工されたパターンを検査して得られた実際の欠陥および欠陥の程度に関する検査結果データに基づいて、パラメータとして与えられる第2のサイズの格子で上記設計データ内の検査対象領域を上記欠陥が発生した箇所が中心になるように分割し、得られた第2の格子領域ごとにデザイン的特徴を数値化して第2のデザイン特徴項目データを作成する工程と、上記設計データに基づく上記パターンの加工に関連する観測可能なプロセス結果のデータに基づいて、上記第2の格子領域内のパターンに対応する第1のプロセス結果の値を収集する工程と、上記検査結果データに基づいて加工された良品箇所が中心になるように検査対象領域を上記第2のサイズの格子で分割し、得られた第3の格子領域ごとにデザイン的特徴を数値化して第2のデザイン特徴項目データを作成する工程と、上記プロセス結果のデータから上記第3の格子領域内のパターンに対応する第2のプロセス結果の値を収集する工程と、上記第2のデザイン特徴項目デ

21

ータと上記第1のプロセス結果の値との組み合わせ、および上記第3のデザイン特徴項目データと上記第2のプロセス結果の値との組み合わせと、上記欠陥および上記欠陥の程度とを関連づけて不良発生ルールを作成する工程と、を備える半導体欠陥解析方法が提供される。

【0032】上記第8の態様において、上記不良発生ルールを作成する工程は、上記格子の上記第2のサイズを変更して上記第2のデザイン特徴項目データを作成する工程から上記第2のプロセス結果の値を収集する工程までを上記相関関係を解析する前に順次繰り返し、複数サイズの格子領域のそれぞれについて、上記第2のデザイン特徴項目データ、上記第1のプロセス結果の値を作成し、上記複数サイズの上記第2の格子領域のそれぞれについて上記第2のデザイン特徴項目データ、および上記第2のプロセス結果の値を作成した後に、上記不良発生ルールを作成する工程であることが望ましい。

【0033】また、上記不良発生ルールを作成する工程は、ニューラルネットワークまたは、決定木を含む統計的手法を用いて上記相関関係を解析すると良い。

【0034】また、上記検査結果データは、上記設計データに基づいたシミュレーション結果である理想形状データと、加工された上記パターンにおける欠陥の形状データとの比較により得られたデータであることが好ましい。

【0035】また、本発明の第9の態様によれば、半導体装置の設計データに基づいて作成された、欠陥を引き起こすデザインの特徵とこのデザインの特徵に関連するプロセス結果の値との組み合わせと欠陥の有無およびその程度との関係を表わす不良発生ルールに基づいて、上記設計データから欠陥を引き起こし得るパターンを抽出する工程と、抽出された上記パターンに対して上記設計データを修正して被修正設計データとして出力する工程と、ともにパラメータとして与えられる任意のサイズの格子と任意の格子間隔を用い、上記被修正設計データを上記格子と上記格子間隔の任意の組み合わせで分割し、得られた格子領域のそれぞれについてデザインの特徵を数値化してデザイン特徴項目データを作成する工程と、上記デザイン特徴項目データを上記不良発生ルールと照合して不良を引き起こす確率である不良確率を算出する工程と、を備える半導体設計データ修正方法が提供される。

【0036】上記第9の態様において、上記不良発生ルールは、上記第6または上記第7の態様の半導体欠陥解析方法により作成されたものであることが望ましい。

【0037】また、本発明の第10の態様によれば、半導体装置の設計データから検査対象となる領域を抽出し、パラメータとして与えられる任意の第1のサイズの格子に上記検査対象領域を分割して第1の格子領域を作成する工程と、上記第1の格子領域ごとにデザインの特

22

徴を数値化して第1のデザイン特徴項目データを作成する工程と、上記デザイン特徴項目データを所望の数量のグループに分類して第1の特徴分類データを作成する工程と、上記グループに属する上記格子領域の数量に対して一定のサンプリング割合で上記特徴分類データからランダムに上記格子領域を抽出する工程と、上記設計データに基づいて加工されたパターンを検査して得られた実際の欠陥および欠陥の程度に関する検査結果データに基づいて、パラメータとして与えられる第2のサイズの格子で上記設計データ内の検査対象領域を上記欠陥が発生した箇所が中心になるように分割し、得られた第2の格子領域ごとにデザインの特徵を数値化して第2のデザイン特徴項目データを作成する工程と、上記設計データに基づく上記パターンの加工に関連する観測可能なプロセス結果のデータに基づいて、上記第2の格子領域内のパターンに対応する第1のプロセス結果の値を収集する工程と、上記検査結果データに基づいて加工された良品箇所が中心になるように検査対象領域を上記第2のサイズの格子で分割し、得られた第3の格子領域ごとにデザインの特徵を数値化して第2のデザイン特徴項目データを作成する工程と、上記プロセス結果のデータから上記第3の格子領域内のパターンに対応する第2のプロセス結果の値を収集する工程と、上記第2のデザイン特徴項目データと上記第1のプロセス結果の値との組み合わせ、および上記第3のデザイン特徴項目データと上記第2のプロセス結果の値との組み合わせと、上記欠陥および上記欠陥の程度とを関連づけて不良発生ルールを作成する工程と、上記不良発生ルールに基づいて、上記設計データから欠陥を引き起こし得るパターンを抽出する工程と、抽出された上記パターンに対して上記設計データを修正して被修正設計データとして出力する工程と、ともにパラメータとして与えられる任意の第3のサイズの格子と任意の格子間隔を用い、上記被修正設計データを上記第3のサイズの格子と上記格子間隔の任意の組み合わせで分割し、得られた第4の格子領域のそれぞれについてデザインの特徵を数値化して第4のデザイン特徴項目データを作成する工程と、上記第4のデザイン特徴項目データを上記不良発生ルールと照合して不良を引き起こす確率である不良確率を算出する工程と、を備える半導体設計データ修正方法が提供される。

【0038】上記第10の態様において、上記不良確率を所望のしきい値と比較し、上記不良確率が上記所望のしきい値に至るまで、または上記不良確率が最小値になるまで、上記パターンを抽出する工程から上記不良確率を算出する工程までを繰り返す工程をさらに備えることが望ましい。

【0039】また、本発明の第11の態様によれば、半導体装置の設計データから検査対象となる領域を抽出し、パラメータとして与えられる任意のサイズの格子で上記検査対象領域を分割して格子領域を作成する手順

23

と、上記格子領域ごとにデザインの特徴を数値化してデザイン特徴項目データを作成する手順と、上記デザイン特徴項目データを所望の数量のグループに分類して特徴分類データを作成する手順と、上記グループに属する上記格子領域の数量に対して一定のサンプリング割合で上記特徴分類データからランダムに上記格子領域を抽出する手順と、上記設計データに基づいて加工されたパターンを検査して得られた実際の欠陥に関するデータと、上記特徴分類データと、上記サンプリング割合に基づいて上記検査対象領域全体の欠陥数を算出する手順と、備える半導体検査方法をコンピュータに実行させるプログラムを記録したコンピュータ読み取り可能な記録媒体が提供される。

【0040】上記第11の態様において、上記欠陥数を算出する手順は、加工された上記パターンにおける欠陥の形状と上記設計データに基づいたシミュレーション結果である理想形状とを上記格子領域を抽出する手順により抽出された上記格子領域ごとに比較し、この比較結果に基づいて上記欠陥に関するデータを作成する手順を含むことが望ましい。

【0041】また、上記欠陥に関するデータは、欠陥の程度のデータを含み、上記欠陥数を算出する手順は、上記欠陥の程度ごとに上記欠陥数を算出する手順であると良い。

【0042】上記特徴分類データを作成する手順は、ニューラルネットワークを用いて上記デザイン特徴項目データを分類する手順を含むと良い。

【0043】また、本発明の第12の態様によれば、設計データに基づいて加工されたパターンを検査して得られた実際の欠陥および欠陥の程度に関する検査結果データに基づいて、パラメータとして与えられる任意のサイズの格子で上記設計データ内の検査対象領域を上記欠陥が発生した箇所が中心になるように分割し、得られた第1の格子領域ごとにデザインの特徴を数値化して第1のデザイン特徴項目データを作成する手順と、上記設計データに基づく上記パターンの加工に関連する観測可能なプロセス結果のデータに基づいて、上記第1の格子領域内のパターンに対応する第1のプロセス結果の値を収集する手順と、上記検査結果データに基づいて加工された良品箇所が中心になるように検査対象領域を上記格子で分割し、得られた第2の格子領域ごとにデザインの特徴を数値化して第2のデザイン特徴項目データを作成する手順と、上記プロセス結果のデータから上記第2の格子領域内のパターンに対応する第2のプロセス結果の値を収集する手順と、上記第1のデザイン特徴項目データと上記第1のプロセス結果の値との組み合わせ、および上記第2のデザイン特徴項目データと上記第2のプロセス結果の値との組み合わせと、上記欠陥および上記欠陥の程度とを関連づけて不良発生ルールを作成する手順と、を備える半導体欠陥解析方法をコンピュータに実行させ

24

るプログラムを記録したコンピュータ読み取り可能な記録媒体が提供される。

【0044】上記第12の態様において、上記不良発生ルールを作成する手順は、上記格子のサイズを変更して上記第1のデザイン特徴項目データを作成する手順から上記第2のプロセス結果の値を収集する手順までを上記相関関係を解析する前に順次繰り返し、複数サイズの上記第1の格子領域のそれぞれについて、上記第1のデザイン特徴項目データ、上記第1のプロセス結果の値を作成し、上記複数サイズの上記第2の格子領域のそれぞれについて上記第2のデザイン特徴項目データ、および上記第2のプロセス結果の値を作成した後に、上記不良発生ルールを作成する手順であることが好ましい。

【0045】また、本発明の第13の態様によれば、半導体装置の設計データから検査対象となる領域を抽出し、パラメータとして与えられる任意の第1のサイズの格子に上記検査対象領域を分割して第1の格子領域を作成する手順と、上記第1の格子領域ごとにデザインの特徴を数値化して第1のデザイン特徴項目データを作成する手順と、上記デザイン特徴項目データを所望の数量のグループに分類して第1の特徴分類データを作成する手順と、上記グループに属する上記格子領域の数量に対して一定のサンプリング割合で上記特徴分類データからランダムに上記格子領域を抽出する手順と、上記設計データに基づいて加工されたパターンを検査して得られた実際の欠陥および欠陥の程度に関する検査結果データに基づいて、パラメータとして与えられる第2のサイズの格子で上記設計データ内の検査対象領域を上記欠陥が発生した箇所が中心になるように分割し、得られた第2の格子領域ごとにデザインの特徴を数値化して第2のデザイン特徴項目データを作成する手順と、上記設計データに基づく上記パターンの加工に関連する観測可能なプロセス結果のデータに基づいて、上記第2の格子領域内のパターンに対応する第1のプロセス結果の値を収集する手順と、上記検査結果データに基づいて加工された良品箇所が中心になるように検査対象領域を上記第2のサイズの格子で分割し、得られた第3の格子領域ごとにデザインの特徴を数値化して第2のデザイン特徴項目データを作成する手順と、上記プロセス結果のデータから上記第3の格子領域内のパターンに対応する第2のプロセス結果の値を収集する手順と、上記第2のデザイン特徴項目データと上記第1のプロセス結果の値との組み合わせ、および上記第3のデザイン特徴項目データと上記第2のプロセス結果の値との組み合わせと、上記欠陥および上記欠陥の程度とを関連づけて不良発生ルールを作成する手順と、を備える半導体欠陥解析方法をコンピュータに実行させるプログラムを記録したコンピュータ読み取り可能な記録媒体が提供される。

【0046】上記第13の態様において、上記不良発生ルールを作成する手順は、上記格子の上記第2のサイズ

25

を変更して上記第2のデザイン特徴項目データを作成する手順から上記第2のプロセス結果の値を収集する手順までを上記相関関係を解析する前に順次繰り返し、複数サイズの上記第2の格子領域のそれぞれについて、上記第2のデザイン特徴項目データ、上記第1のプロセス結果の値を作成し、上記複数サイズの上記第2の格子領域のそれぞれについて上記第2のデザイン特徴項目データ、および上記第2のプロセス結果の値を作成した後に、上記不良発生ルールを作成する手順であることが望ましい。

【0047】また、上記不良発生ルールを作成する手順は、ニューラルネットワークまたは、決定木を含む統計的手法を用いて上記相関関係を解析すると良い。

【0048】また、上記検査結果データは、上記設計データに基づいたシミュレーション結果である理想形状データと、加工された上記半導体装置における欠陥の形状データとの比較により得られたデータであることが好ましい。

【0049】また、本発明の第14の態様によれば、半導体装置の設計データに基づいて作成された、欠陥を引き起こすデザインの特徴とこのデザインの特徴に関連するプロセス結果の値との組み合わせと欠陥の有無およびその程度との関係を表わす不良発生ルールに基づいて、上記設計データから欠陥を引き起こし得るパターンを抽出する手順と、抽出された上記パターンに対して上記設計データを修正して被修正設計データとして出力する手順と、ともにパラメータとして与えられる任意のサイズの格子と任意の格子間隔を用い、上記被修正設計データを上記格子と上記格子間隔の任意の組み合わせで分割し、得られた格子領域のそれぞれについてデザインの特徴を数値化してデザイン特徴項目データを作成する手順と、上記デザイン特徴項目データを上記不良発生ルールと照合して不良を引き起こす確率である不良確率を算出する手順と、を備える半導体設計データ修正方法をコンピュータに実行させるプログラムを記録したコンピュータ読み取り可能な記録媒体が提供される。

【0050】上記第14の態様において、上記不良発生ルールは、上記第6または上記第7の態様の半導体欠陥解析方法により作成されたものであることが望ましい。

【0051】また、本発明の第15の態様によれば、半導体装置の設計データから検査対象となる領域を抽出し、パラメータとして与えられる任意の第1のサイズの格子に上記検査対象領域を分割して第1の格子領域を作成する手順と、上記第1の格子領域ごとにデザインの特徴を数値化して第1のデザイン特徴項目データを作成する手順と、上記デザイン特徴項目データを所望の数量のグループに分類して第1の特徴分類データを作成する手順と、上記グループに属する上記格子領域の数量に対して一定のサンプリング割合で上記特徴分類データからランダムに上記格子領域を抽出する手順と、上記設計デ

26

ータに基づいて加工されたパターンを検査して得られた実際の欠陥および欠陥の程度に関する検査結果データに基づいて、パラメータとして与えられる第2のサイズの格子で上記設計データ内の検査対象領域を上記欠陥が発生した箇所が中心になるように分割し、得られた第2の格子領域ごとにデザインの特徴を数値化して第2のデザイン特徴項目データを作成する手順と、上記設計データに基づく上記パターンの加工に関連する観測可能なプロセス結果のデータに基づいて、上記第2の格子領域内のパターンに対応する第1のプロセス結果の値を収集する手順と、上記検査結果データに基づいて加工された良品箇所が中心になるように検査対象領域を上記第2のサイズの格子で分割し、得られた第3の格子領域ごとにデザインの特徴を数値化して第2のデザイン特徴項目データを作成する手順と、上記プロセス結果のデータから上記第3の格子領域内のパターンに対応する第2のプロセス結果の値を収集する手順と、上記第2のデザイン特徴項目データと上記第1のプロセス結果の値との組み合わせ、および上記第3のデザイン特徴項目データと上記第2のプロセス結果の値との組み合わせと、上記欠陥および上記欠陥の程度とを関連づけて不良発生ルールを作成する手順と、上記不良発生ルールに基づいて、上記設計データから欠陥を引き起こし得るパターンを抽出する手順と、抽出された上記パターンに対して上記設計データを修正して被修正設計データとして出力する手順と、ともにパラメータとして与えられる任意の第3のサイズの格子と任意の格子間隔を用い、上記被修正設計データを上記第3のサイズの格子と上記格子間隔の任意の組み合わせで分割し、得られた第4の格子領域のそれぞれについてデザインの特徴を数値化して第4のデザイン特徴項目データを作成する手順と、上記第4のデザイン特徴項目データを上記不良発生ルールと照合して不良を引き起こす確率である不良確率を算出する手順と、備える半導体設計データ修正方法をコンピュータに実行させるプログラムを記録したコンピュータ読み取り可能な記録媒体が提供される。

【0052】上記第15の態様において、上記不良確率を所望のしきい値と比較し、上記不良確率が上記所望のしきい値に至るまで、または上記不良確率が最小値になるまで、上記パターンを抽出する手順から上記不良確率を算出する手順までを繰り返す手順をさらに備えることが好ましい。

【0053】また、上述した各態様において、加工されたパターンの欠陥形状のデータと理想形状との比較は、電子顕微鏡で取得した画像または光学的手法で取得した画像を用いて行うことが望ましい。

【0054】

【発明の実施の形態】以下、本発明の実施の形態のいくつかについて図面を参照しながら説明する。なお、以下の各図において同一の部分には同一の参照番号を付して

27

その説明を適宜省略する。

【0055】(1) 半導体検査装置および半導体検査方法の実施形態

図1は、本発明にかかる半導体検査装置の実施の一形態を示すブロック図である。同図に示す基板検査装置1は、プログラム格納部13とパラメータ入力部15主制御部11と表示部35とデータ検索制御部17とデザインデータ処理部19と統計処理およびニューラルネットワーク処理部21と検査領域サンプリング部23と数値演算部25とデータ入出力インターフェースおよびデータバッファ27と各種データベースDB1〜DB4とを備える。

【0056】プログラム格納部13は、後述する本発明にかかる半導体検査方法の実施の一形態を実行するために各種処理部を制御する手続きの順序を記述したプログラムが格納される。このプログラムは、主制御部11にロードされる。

【0057】パラメータ入力部15には、処理に必要なパラメータが格納される。パラメータの具体例としては、処理の対象となる製品名や、格子領域のサイズ、サンプリング率などである。

【0058】主制御部11は、装置全体を制御するとともに、プログラム格納部13からロードされたプログラムに従い、処理に必要なパラメータを逐次読み込み、各処理部へ指令信号を供給する。

【0059】表示部35は、本装置の最終的な出力結果であるウェーハ全体の欠陥数などの各種のデータを表示する。その他、表示部35は入力手段をも兼用し、処理に必要な情報データを選択する場合には、表示部35から直接指定することもできる。

【0060】データ検索制御部17は、主制御部11からの指令信号を受けて、データ入出力インターフェースおよびデータバッファ27を介して各データベースから必要なデータを検索して引き出し、データバッファに一時的にデータを保持させる。データの保持が終了すると、データ検索制御部17が主制御部11に終了信号を供給する。また、処理されたデータを各データベースへ格納する場合は、データ検索制御部17がデータ入出力インターフェースおよびデータバッファ27を介して行う。

【0061】デザインデータ処理部19は、データベースDB1においてデータ検索されデータバッファ内に保存されたデザインデータを受けて、検査領域を所望のサイズの格子領域に分割し、分割された格子領域について、データベースDB2内に格納されているデザイン特徴項目データの各項目ごとに数値化し、その結果を特徴分類データとしてデータベースDB3に格納する。

【0062】統計処理およびニューラルネットワーク処理部21は、データベースDB3に格納された特徴分類データから分割された全ての格子領域における全ての特

28

徴項目の数値化されたデータを取得し、各格子領域を所望の分類数のグループに分類し、それぞれのグループに分類番号(グループID)を付加して、特徴分類データとして再びデータベースDB3に格納する。

【0063】検査領域サンプリング部23は、パラメータ入力部15からサンプリング率の入力を受け、このサンプリング率に従って、統計処理およびニューラルネットワーク処理部21により分類された各グループからランダムに格子領域を選定し、選定した領域のデータを外部のウェーハ検査装置へ供給する。

【0064】ウェーハ検査の結果は、ウェーハ検査装置から検査結果データとしてデータベースDB4に格納される。

【0065】数値演算部25は、データベースDB4に格納された検査結果データから欠陥の有無のデータを引き出し、また、データベースDB3から特徴分類データを引き出し、これらのデータとパラメータ入力部15から入力されたサンプリング率に基づいてウェーハ全体の欠陥数を算出して出力する。

【0066】次に、図1に示す基板検査装置1のより具体的な動作について、本発明にかかる基板検査方法の実施の一形態として図面を参照しながら説明する。

【0067】図2は、本実施形態の基板検査方法を説明するフローチャートである。

【0068】最初に、検査対象となるチップのデザインデータをデータベースDB1として用意する(ステップS1)。デザインデータの一例を図3の紙面右側に示す。同図には、4つの領域DM1〜DM4が示されている。以下、これらの領域のうち領域DM1を検査領域として選択した場合について説明する。

【0069】デザインデータ処理部19は、検査領域DM1を任意のサイズ、例えば図3の紙面左側に示すような $a \times b$ の格子L1に分割する(ステップS2)。次に、デザインデータ処理部19は、データベースDB2から、デザインの特徴を表す数値化可能な項目のデータであるデザイン特徴項目データを引き出し、この格子領域L1のそれぞれのデザインの特徴をデザイン特徴項目ごとに数値化する(ステップS3)。デザイン特徴項目としては、パターン数、最小デザイン寸法、最小スペース寸法、パターン密度PD、格子の面積に対するパターンの占有率PCR、重心ベクトルCGV、X、Yおよび点対称性(XS、YS、PS)などが挙げられる。

【0070】図4は、図3(a)に示す格子領域L1についてデザイン特徴を数値化した具体例である。同図に示す格子領域L1についてデザイン特徴項目を数値化すると、例えばパターン数が3、パターン占有率が72%、最小パターン幅0.3 μm 、最小スペース幅0.2 μm などとなる。

【0071】ここで、格子の面積を S_L 、格子内にあるパターンの総面積を S_P とすると、パターン密度PD

29

は、 $PD=SP/SL$ 、格子の面積に対するパターンの占有率PCRは、 $PCR=PD \times 100$ で示される。また、重心ベクトルCGVは、格子領域内の図形ごとに重心と図形の面積を求め、図形ごとの重心を頂点とする多角形を作成し、この図形の質量密度を図形ごとの面積とし、頂点に偏在しているとして重心が計算され、その点を格子の中心を原点とするベクトルで示す。X、Yおよび点対称性(XS、YS、PS)については、対称移動前の図形の面積に対して、対称移動前後の図形同士で相互に重なった領域の面積の割合で示される。

【0072】デザインデータ処理部19は、数値化されたデザイン特徴項目データを特徴分類データとしてデータベースDB3に格納する。

【0073】次に、統計処理およびニューラルネットワーク処理部21は、データベースDB3から特徴分類データを引き出し、各格子領域を統計的手法およびニューラルネットワークを用いて所望の分類数のグループに分類する(ステップS4)。統計的手法としては、例えば決定木が用いられる。この分類の一例として、パターン占有率について分類した場合の具体例を図5に示す。同図は、ある特徴分類データについて、パターン占有率で分類した例を示す。なお、ここでの分類は、一つのデザインの特徴に対して行われる他、複数のデザインの特徴の組み合わせでも分類される。このときの分類では、それぞれの特徴の数値が近いものが同じグループに入るように分類される。統計処理およびニューラルネットワーク処理部21は、分類結果を特徴分類データとしてデータベースDB3の内容に格納する。

【0074】次に、検査領域サンプリング部23は、データベースDB3から特徴分類データを引き出して各グループから、そのグループに属する格子の数に対して一定の割合でランダムに格子をサンプリングする(ステップS5)。サンプリングの結果は、外部のウェーハ検査装置に供給される。

【0075】ウェーハ検査装置は、実際に半導体プロセスにより製造されたウェーハについて、加工されたパターンと理想形状とを画像によりサンプリングされた格子領域ごとに比較する(ステップS6)。このような画像比較の一例を図6の模式図に示す。同図中パターンP1、P2については、加工されたパターンと理想形状とが一致しているが、パターンP3については、加工されたパターンが理想形状(波線部分)に対して紙面横方向のサイズが大きくなっており、この部分で欠陥DFが発生していることがわかる。ここで、画像は、電子顕微鏡で取得した画像でも良いし、また、光学的手法により取得した画像でも良い。ここで、理想形状とは、デザインデータおよびこれに基づくシミュレーション結果による形状をいう。比較結果としての欠陥の有無は、加工後のパターンと理想形状との差の程度、図6に示す例では、DFの長さとなる。ウェーハ検査装置は、欠陥の有無お

30

よび欠陥の程度の情報を検査結果データとして基板検査装置1のデータベースDB4に供給する。

【0076】最後に、数値演算部25は、データベースDB3から特徴分類データを引き出し、また、データベースDB4から検査結果データを引き出して、各グループごとに欠陥があった格子数と、そのグループに属する格子数と、さらにそのグループに対するサンプリングの割合から、各グループ毎の欠陥がある格子数を換算し、さらに、全グループの総和を算出する。この総和が例えば図3に示した検査領域DM1全体における欠陥を有する格子数になる。また、各グループ毎に、格子に含まれる欠陥数を考慮すると領域DM1全体の欠陥数が算出される。

【0077】このような欠陥格子数および欠陥数の計算例を図7に示す。まず、例えば図7のTaに示すように、あるグループ3を取り上げると、このグループ3の格子数(N)が210、サンプリング率(S)が20%、欠陥がある格子数(DL)が5個、格子内の欠陥個数の平均(AD)が1.1であるとする。すると、グループ3の全欠陥格子数(TDL)は、Tbに示すように、 $TDL=25$ 、全欠陥数(TD)は $TD=25$ となる。さらに、このグループ3が属する検査領域での欠陥格子数は、

【数1】

$$TDL1 + TDL2 + \dots + \Sigma TDLi$$

となり、また、検査領域での欠陥数は、

【数2】

$$TD1 + TD2 + \dots + \Sigma TDi$$

となる。

【0078】本実施形態の欠陥検査方法によれば、デザインの特徴に依存して発生する欠陥を定量化する場合において、従来の技術による分割された領域からランダムに検査対象を選ぶ方法よりも、より正確に欠陥数を推定できる。さらに、分類毎にサンプリングすることにより、同様なパターンに対し偏りなく検査できるので、検査効率を向上することができる。さらに、シミュレーション結果による形状としての理想形状を用い、加工後の形状と理想形状とを比較するので、従来技術による方法であるチップ同士の同一領域の画像比較よりも、検査速度を向上させることが可能になる。

【0079】(2)半導体欠陥解析装置および半導体欠陥解析方法の実施形態

図8は、本発明にかかる半導体欠陥解析装置の第1の実施の形態を示すブロック図である。同図に示す半導体欠陥解析装置3は、主制御部11、プログラム格納部13、パラメータ入力部15、統計処理およびニューラルネットワーク処理部21、表示部35、データ検索制御部17およびデータベースDB1～DB4の他、デザインデータ処理部19とプロセスデータ処理部31とデータベースDB4、6とを備える。

【0080】データベースDB5には、プロセス処理後の観測しうるプロセスデータが格納される。プロセスデータは、具体的には加工パターンの下層に形成された物質の膜厚や加工される物質の膜厚などである。

【0081】デザインデータ処理部19は、データベースDB4に格納された検査結果データから欠陥位置の座標を引き出し、また、データベースDB1から対象製品のデザインデータを引き出し、データベースDB3から特徴分類データを引き出す。さらに、デザインデータ処理部19は、パラメータ入力部15から格子サイズのパラメータの入力を受けて、欠陥位置が中心となるように格子領域をデザインデータから抽出し、抽出した格子領域についてそのデザイン的特徴をデザイン特徴項目データごとに数値化し、この結果を特徴分類データとしてデータベースDB4に格納する。このとき、パラメータ入力部15から複数の格子サイズが入力された場合は、上記処理を各サイズごとに繰り返す。この一方、デザインデータ処理部19はまた、欠陥が検出されなかった領域についても、上述した格子領域の抽出、デザイン特徴の数値化を処理する。同様に、複数の格子サイズが入力された場合は、上記処理を各サイズごとに繰り返す。

【0082】プロセスデータ処理部31は、データベースDB3から特徴分類データを引き出し、また、データベースDB5から特徴分類データにおける格子領域にそれぞれ対応するプロセスデータを引き出す。このとき、プロセスデータ処理部31は、プロセスデータが取得された領域と格子領域とが対応するように、プロセスデータの平均化などを必要に応じて処理する。処理後のデータは、特徴分類データとしてデータベースDB3に格納される。

【0083】統計処理およびニューラルネットワーク処理部21は、データベースDB3から特徴分類データを引き出し、また、データベースDB5から各格子領域ごとのデザイン的特徴に対応したプロセスデータを抽出する。さらに、統計処理およびニューラルネットワーク処理部21は、統計処理およびニューラルネットワークを用いて、特徴分類データとプロセスデータを解析し、デザイン的特徴とプロセスデータとの組み合わせと、不良発生確率との関係、即ち、不良発生ルールを作成する。作成された不良発生ルールは、データベースDB6に格納される。

【0084】次に、図8に示す半導体欠陥解析装置のより具体的な動作について、本発明にかかる半導体欠陥解析方法の実施の一形態として図面を参照しながら説明する。

【0085】図9は、本実施形態の半導体解析方法を説明するフローチャートである。

【0086】まず、検査の対象となる領域を決定する(ステップS11)。

【0087】次に、外部のウェーハ検査装置を用いて、

検査対象領域内で加工後のウェーハのパターン形状と、理想形状とを画像により比較し、欠陥の有無および欠陥の程度を検出する(ステップS12)。画像比較の処理手順は、上述した基板検査方法の実施形態で説明した手順と同様である。検出した結果は、検査結果データとしてデータベースDB4に格納される。

【0088】次に、デザインデータ処理部19は、パラメータ入力部15から格子サイズに関するパラメータの入力を受けて、検出された欠陥位置が中心となるように、デザインデータから、あるサイズの格子領域を抽出する(ステップS13)。デザインデータ処理部19は、次に、抽出された格子領域のデザイン的特徴をデザイン特徴項目ごとに数値化し、特徴分類データとしてデータベースDB3に格納する。この一方で、デザインデータ処理部19は、以上の手順を欠陥のない良品箇所が中心となるように、欠陥位置を中心とする格子と同一サイズの格子領域をデザインデータから抽出し(ステップS15)、それぞれのデザイン的特徴を数値化して特徴分類データとしてデータベースDB3に格納する。

【0089】次に、プロセスデータ処理部31は、欠陥位置を中心する格子領域について作成された特徴分類データを引き出し、各格子領域におけるデザイン的特徴に関連するプロセスデータをデータベースDB5から収集する(ステップS14)。同様にして、プロセスデータ処理部31は、良品箇所を中心とする格子領域について作成された特徴分類データを引き出し、各格子領域におけるデザイン的特徴に関連するプロセスデータをもデータベースDB5から収集する(ステップS16)。

【0090】デザインデータ処理部19およびプロセスデータ処理部31は、パラメータ入力部15から所定数の複数の格子サイズが与えられている場合は(ステップS17)、所定数分だけ格子サイズを変更して(ステップS18)、上述の処理を繰り返す(ステップS13～S16)。所定数量分の格子サイズについて処理が終了すると、プロセスデータ処理部31は、各サイズの格子領域ごとに、欠陥の有無、欠陥がある場合に加工された形状と理想形状との隔たりの程度を表わすデータおよびプロセス結果の値とともに特徴分類データとしてデータベースDB3に格納する。

【0091】次に、統計処理およびニューラルネットワーク処理部21は、これらの情報を含む特徴分類データをデータベースDB3から抽出し、統計処理およびニューラルネットワークを用いて解析し(ステップS19)、欠陥を引き起こす各デザイン的特徴、これに関連するプロセス結果、不良の有無および不良の程度との関係を表わす不良発生ルールとしてデータベースDB6に格納する(ステップS20)。

【0092】本実施形態の半導体欠陥検査方法によれば、どのようなデザイン的特徴およびプロセス結果の情報の組み合わせが不良を引き起こしているかだけではな

33

く、その発生の割合（確率）も明らかになる。例えば、「格子領域 50×50 (μm)、パターン占有率 $20 \sim 40$ (%)、最小スペース幅 1 (μm)、下地膜厚 $0.28 \sim 0.29$ (μm)である特徴を有する格子領域では、その 82 (%)が不良を起こしている」という不良発生ルールが提供される。このような不良発生ルールが複数個作成される。

【0093】図10は、本発明にかかる半導体欠陥解析装置の第2の実施の形態を示すブロック図である。図1および図8との対比において明かなように、本実施形態の半導体欠陥解析装置4は、前述した基板検査装置1と半導体欠陥解析装置3の全ての構成要素を備えている。従って、各構成要素の説明は省略する。なお、パラメータ入力部15は、第1および第2の格子サイズをデザインデータ処理部19に入力し、また、サンプリング割合のパラメータを検査領域サンプリング部23と数値演算部25に供給する。

【0094】以下では、図10に示す半導体欠陥解析装置4のより具体的な動作について、本発明にかかる半導体欠陥解析方法の第2の実施の形態として図面を参照しながら説明する。

【0095】図11および図12は、本実施形態の基板欠陥解析方法を説明するフローチャートである。

【0096】最初に、図11に示すように、検査対象となるチップのデザインデータをデータベースDB1として用意する（ステップS1）。

【0097】次に、デザインデータ処理部19は、検査領域DM1を任意のサイズ（第1のサイズ）の格子に分割する（ステップS2）。次に、デザインデータ処理部19は、データベースDB2から、デザイン特徴項目データを引き出し、この格子領域（第1の格子領域）のそれぞれのデザインの特徴をデザイン特徴項目ごとに数値化する（ステップS3）。

【0098】デザインデータ処理部19は、数値化されたデザイン特徴項目データを特徴分類データ（第1の特徴分類データ）としてデータベースDB3に格納する。

【0099】次に、統計処理およびニューラルネットワーク処理部21は、データベースDB3から特徴分類データを引き出し、各格子領域を統計的手法およびニューラルネットワークを用いて所望の分類数のグループに分類する（ステップS4）。統計的手法としては、例えば決定木が用いられる。ここでの分類は、一つのデザインの特徴に対して行われる他、複数のデザインの特徴の組み合わせでも分類される。このときの分類では、それぞれの特徴の数値が近いものが同じグループに入るように分類される。統計処理およびニューラルネットワーク処理部21は、分類結果を特徴分類データとしてデータベースDB3の内容に格納する。

【0100】次に、検査領域サンプリング部23は、データベースDB3から特徴分類データを引き出して各グ

34

ループから、そのグループに属する格子の数に対して一定の割合でランダムに格子をサンプリングする（ステップS5）。サンプリングの結果は、外部のウェーハ検査装置に供給される。

【0101】ウェーハ検査装置は、欠陥の有無および欠陥の程度の情報を検査結果データとして半導体欠陥解析装置4のデータベースDB4に供給する。

【0102】次に、デザインデータ処理部19は、パラメータ入力部15から格子サイズ（第2のサイズ）に関するパラメータの入力を受けて、検出された欠陥位置が中心となるように、デザインデータから、第2のサイズの格子領域（第2の格子領域）を抽出する（ステップS13）。デザインデータ処理部19は、次に、抽出された格子領域のデザインの特徴をデザイン特徴項目（第2のデザイン特徴項目）ごとに数値化し、特徴分類データとしてデータベースDB3に格納する。この一方で、デザインデータ処理部19は、以上の手順を欠陥のない良品箇所が中心となるように、欠陥位置を中心とする格子と同一サイズの格子領域（第3の格子領域）をデザインデータから抽出し（ステップS15）、それぞれのデザインの特徴を数値化し（第3のデザイン特徴項目）、特徴分類データとしてデータベースDB3に格納する。

【0103】次に、プロセスデータ処理部31は、欠陥位置を中心とする格子領域について作成された特徴分類データを引き出し、各格子領域におけるデザインの特徴に関連するプロセスデータ（第1のプロセス結果の値）をデータベースDB5から収集する（ステップS14）。同様にして、プロセスデータ処理部31は、良品箇所を中心とする格子領域について作成された特徴分類データを引き出し、各格子領域におけるデザインの特徴に関連するプロセスデータ（第2のプロセス結果の値）をもデータベースDB5から収集する（ステップS16）。

【0104】デザインデータ処理部19およびプロセスデータ処理部31は、パラメータ入力部15から所定数の複数の格子サイズ（第2のサイズ）が与えられている場合は（ステップS17）、所定数分だけ格子サイズを変更して（ステップS18）、上述の処理を繰り返す（ステップS13～S16）。所定数量分の格子サイズについて処理が終了すると、プロセスデータ処理部31は、各サイズの格子領域ごとに、欠陥の有無、欠陥がある場合に加工された形状と理想形状との隔たりの程度を表わすデータおよびプロセス結果の値とともに特徴分類データとしてデータベースDB3に格納する。

【0105】次に、統計処理およびニューラルネットワーク処理部21は、これらの情報を含む特徴分類データをデータベースDB3から抽出し、統計処理およびニューラルネットワークを用いて解析し（ステップS19）、欠陥を引き起こす各デザインの特徴、これに関連するプロセス結果、不良の有無および不良の程度との関係を表わす不良発生ルールとしてデータベースDB6に

35

格納する（ステップS20）。

【0106】本実施形態の半導体欠陥解析方法によれば、同様なパターンに対しても偏ることなく高速で検査し、この検査結果に基づいて半導体欠陥を解析するので、精度の高い不良発生ルールが高いスループットで提供される。

【0107】（3）半導体設計データ修正装置および半導体設計データ修正方法の実施形態

図13は、本発明にかかる半導体設計データ修正装置の第1の実施の形態を示すブロック図である。同図に示す半導体設計データ修正装置5は、主制御部11、プログラム格納部13、パラメータ入力部15、デザインデータ処理部19、表示部35、データ検索制御部17およびデータベースDB1～DB3の他、パターン照合部51とデザイン修正部53と数値演算部および不良確率評価部55とデータベースDB6とを備える。

【0108】パラメータ入力部15は、本実施形態において、後述する格子サイズと格子間隔のパラメータを主制御部11を介してデザインデータ処理部19に入力する。また、後述するしきい値としての所望の不良確率を主制御部11を介して数値演算部および不良確率評価部55に入力する。

【0109】データベースDB6には、本実施形態において、上述した半導体欠陥解析装置3により得られた不良発生ルールが格納される。

【0110】また、データベースDB3には、データベースDB6の不良発生ルール作成の基礎となった特徴分類データが上述の半導体欠陥解析装置3から引き出されて格納される。

【0111】デザインデータ処理部19は、検査対象の30製品のデザインデータをデータベースDB1から引き出し、また、デザイン特徴項目データをデータベースDB2から引き出す。さらに、デザインデータ処理部19は、パラメータ入力部15から入力された格子サイズの格子領域で、かつ、パラメータ入力部15から入力された格子間隔で検査領域を分割し、分割した格子領域について、特徴項目データの各項目ごとにデザインの特徴を数値化し、その結果を特徴分類データとしてデータベースDB3に格納する。

【0112】パターン照合部51は、データベースDB 3から特徴分類データを引き出し、また、データベースDB6から不良発生ルールを引き出し、これら特徴分類データと不良発生ルールを相互に照合して一致した格子領域を選び出し、データ入出力インターフェースおよびデータバッファ27に供給し、そのデータバッファに保持させる。

【0113】デザイン修正部53は、データベースDB1からデザインデータを引き出して、パターン照合部51により選出されデータ入出力インターフェースおよびデータバッファ27のデータバッファに保持された格子 50

36

領域についてそのパターンを修正し、修正結果をデータベースDB1に格納する。

【0114】数値演算部および不良確率評価部55は、データベースDB3から特徴分類データを引き出し、また、データベースDB6から不良発生ルールを引き出してこれらを相互に比較し、デザインの全体について不良を引き起こす確率（以下、不良確率という）を算出する。数値演算部および不良確率評価部55はまた、算出した不良確率の値を評価し、パラメータ入力部15から入力された所望の不良確率を上回る場合であって、最低の不良確率でないと判断した場合は、再度のパターン修正処理を実行すべき旨の信号を主制御部11に供給し、この信号を受けた主制御部11は再度の修正処理を実行させるための指令信号をデザイン修正部53に供給する。

【0115】次に、上述した半導体設計データ修正装置5のより具体的な動作について、本発明にかかる半導体設計データ修正方法の第1の実施の形態として図面を参照しながら説明する。

【0116】図14は、本実施形態の半導体設計データ修正方法を説明するフローチャートである。

【0117】最初に、設計修正の対象となる半導体装置のデザインデータをデータベースDB1に取り込む（ステップS31）。

【0118】次に、パターン照合部51は、データベースDB3から特徴分類データを引き出し、また、データベースDB6から不良発生ルールを引き出し、特徴分類データから不良を引き起こすパターンの特徴と一致するパターンを抽出し（ステップS32）、データ入出力インターフェースおよびデータバッファ27に供給し、データバッファに保持させる。

【0119】デザイン修正部53は、パターン照合部51が抽出しデータ入出力インターフェースおよびデータバッファ27のバッファに保持されたパターンの情報を引き出し、このパターンに対してデザインデータを修正し（ステップS33）、データベースDB1に格納する。

【0120】次に、デザインデータ処理部19は、データベースDB1から修正されたデザインデータを引き出し、パラメータ入力部15から供給される格子サイズと格子間隔のパラメータに従って、修正されたデザインデータを格子領域に分割する（ステップS34）。格子サイズと格子間隔との組み合わせは予め決定しておいても良いし、また、任意に決定したものでも良い。さらに、デザインデータ処理部19は、分割した各格子領域について、格子サイズおよび格子間隔の組み合わせごとにデザインの特徴と数値化し（ステップS35）、特徴分類データとしてデータベースDB3に格納する。

【0121】次に、数値演算部および不良確率評価部55は、データベースDB3から特徴分類データを引き出

37

し、また、データベースDB6から不良発生ルールを引き出して、特徴分類データを不良発生ルールと照合して不良確率を算出する(ステップS36)。数値演算部および不良確率評価部55は、次に、パラメータ入力部15から所望の不良確率のデータを受取り、算出した不良確率と所望の不良確率とを比較し(ステップS37)、所望の不良確率を上回る場合は、再度のデザイン修正が必要である旨の信号を主制御部11に供給する。主制御部11は、再度のデザイン修正を実行するための指令信号をデザイン修正部53、デザインデータ処理部19に¹⁰供給し、これらの処理部により上述の手順ステップS33～S36が繰り返される。

【0122】再度修正されたデザインについての不良発生確率が所望の不良確率以下となった場合(ステップS37)、または、これ以上修正しても不良発生確率が低下しない場合は(ステップS38)、そのときの設計データでマスク作成またはマスク修正を実施する(ステップS39)。マスクの修正とは、例えば冗長回路を用いたパターンの救済などをいう。

【0123】従来、設計データの検証においては、不良²⁰の発生(確率)が考慮されていなかった。本発明にかかる半導体設計データ修正方法を用いることにより、製品を作る前の設計段階でパターンを修正できるので、歩留まりの早期向上に寄与することができる。また、パターンのデザイン的特徴の組み合わせと不良発生との間のルールである不良発生ルールと照合することで、既存の設計データから不良の発生割合を見積もることができる。

【0124】図15は、本発明にかかる半導体設計データ修正装置の第2の実施の形態を示すブロック図である。図1、図8および図13との対比において明らかな³⁰ように、本実施形態の半導体設計データ修正装置6は、前述した基板検査装置1と半導体欠陥解析装置3と半導体設計データ修正装置5の全ての構成要素を備えている。従って、各構成要素の説明は省略し、以下では、そのより具体的な動作について、本発明にかかる半導体設計データ修正方法の第2の実施の形態として図面を参照しながら説明する。

【0125】図16～図18は、本実施形態の基板欠陥解析方法を説明するフローチャートである。

【0126】最初に、図11に示すように、検査対象と⁴⁰なるチップのデザインデータをデータベースDB1として用意する(ステップS1)。

【0127】次に、デザインデータ処理部19は、検査領域DM1を任意のサイズ(第1のサイズ)の格子に分割する(ステップS2)。次に、デザインデータ処理部19は、データベースDB2から、デザイン特徴項目データを引き出し、この格子領域(第1の格子領域)のそれぞれのデザインの特徴をデザイン特徴項目ごとに数値化する(ステップS3)。

【0128】デザインデータ処理部19は、数値化され⁵⁰

38

たデザイン特徴項目データを特徴分類データ(第1の特徴分類データ)としてデータベースDB3に格納する。

【0129】次に、統計処理およびニューラルネットワーク処理部21は、データベースDB3から特徴分類データを引き出し、各格子領域を統計的手法およびニューラルネットワークを用いて所望の分類数のグループに分類する(ステップS4)。統計的手法としては、例えば決定木が用いられる。ここでの分類は、一つのデザインの特徴に対して行われる他、複数のデザインの特徴の組み合わせでも分類される。このときの分類では、それぞれの特徴の数値が近いものが同じグループに入るように分類される。統計処理およびニューラルネットワーク処理部21は、分類結果を特徴分類データとしてデータベースDB3の内容に格納する。

【0130】次に、検査領域サンプリング部23は、データベースDB3から特徴分類データを引き出して各グループから、そのグループに属する格子の数に対して一定の割合でランダムに格子をサンプリングする(ステップS5)。サンプリングの結果は、外部のウェーハ検査装置に供給される。

【0131】ウェーハ検査装置は、欠陥の有無および欠陥の程度の情報を検査結果データとして半導体欠陥解析装置4のデータベースDB4に供給する。

【0132】次に、デザインデータ処理部19は、パラメータ入力部15から格子サイズ(第2のサイズ)に関するパラメータの入力を受けて、検出された欠陥位置が中心となるように、デザインデータから、第2のサイズの格子領域(第2の格子領域)を抽出する(ステップS13)。デザインデータ処理部19は、次に、抽出された格子領域のデザインの特徴をデザイン特徴項目(第2のデザイン特徴項目)ごとに数値化し、特徴分類データとしてデータベースDB3に格納する。この一方で、デザインデータ処理部19は、以上の手順を欠陥のない良品箇所が中心となるように、欠陥位置を中心とする格子と同一サイズの格子領域(第3の格子領域)をデザインデータから抽出し(ステップS15)、それぞれのデザインの特徴を数値化し(第3のデザイン特徴項目)、特徴分類データとしてデータベースDB3に格納する。

【0133】次に、プロセスデータ処理部31は、欠陥位置を中心とする格子領域について作成された特徴分類データを引き出し、各格子領域におけるデザインの特徴に関連するプロセスデータ(第1のプロセス結果の値)をデータベースDB5から収集する(ステップS14)。同様にして、プロセスデータ処理部31は、良品箇所を中心とする格子領域について作成された特徴分類データを引き出し、各格子領域におけるデザインの特徴に関連するプロセスデータ(第2のプロセス結果の値)をもデータベースDB5から収集する(ステップS16)。

【0134】デザインデータ処理部19およびプロセスデータ処理部31は、パラメータ入力部15から所定数

39

の複数の格子サイズ（第2のサイズ）が与えられている場合は（ステップS17）、所定数分だけ格子サイズを変更して（ステップS18）、上述の処理を繰り返す（ステップS13～S16）。所定数量分の格子サイズについて処理が終了すると、プロセスデータ処理部31は、各サイズの格子領域ごとに、欠陥の有無、欠陥がある場合に加工された形状と理想形状との隔たりの程度を表わすデータおよびプロセス結果の値とともに特徴分類データとしてデータベースDB3に格納する。

【0135】次に、統計処理およびニューラルネットワーク処理部21は、これらの情報を含む特徴分類データをデータベースDB3から抽出し、統計処理およびニューラルネットワークを用いて解析し（ステップS19）、欠陥を引き起こす各デザインの特徴、これに関連するプロセス結果、不良の有無および不良の程度との関係を表わす不良発生ルールとしてデータベースDB6に格納する（ステップS20）。

【0136】次に、パターン照合部51は、データベースDB3から特徴分類データを引き出し、また、データベースDB6から不良発生ルールを引き出し、特徴分類データから不良を引き起こすパターンの特徴と一致するパターンを抽出し（ステップS32）、データ入出力インターフェースおよびデータバッファ27に供給し、データバッファに保持させる。

【0137】デザイン修正部53は、パターン照合部51が抽出しデータ入出力インターフェースおよびデータバッファ27のバッファに保持されたパターンの情報を引き出し、このパターンに対してデザインデータを修正し（ステップS33）、データベースDB1に格納する。

【0138】次に、デザインデータ処理部19は、データベースDB1から修正されたデザインデータを引き出し、パラメータ入力部15から供給される格子サイズ（第3のサイズ）と格子間隔のパラメータに従って、修正されたデザインデータを格子領域（第4の格子領域）に分割する（ステップS34）。格子サイズと格子間隔との組み合わせは予め決定しておいても良いし、また、任意に決定したものでも良い。さらに、デザインデータ処理部19は、分割した各格子領域について、格子サイズおよび格子間隔の組み合わせごとにデザインの特徴と数値化し（第4のデザイン特徴項目データ、ステップS35）、特徴分類データとしてデータベースDB3に格納する。

【0139】次に、数値演算部および不良確率評価部55は、データベースDB3から特徴分類データを引き出し、また、データベースDB6から不良発生ルールを引き出して、特徴分類データを不良発生ルールと照合して不良確率を算出する（ステップS36）。数値演算部および不良確率評価部55は、次に、パラメータ入力部15から所望の不良確率のデータを受取り、算出した不良

40

確率と所望の不良確率とを比較し（ステップS37）、所望の不良確率を上回る場合は、再度のデザイン修正が必要である旨の信号を主制御部11に供給する。主制御部11は、再度のデザイン修正を実行するための指令信号をデザイン修正部53、デザインデータ処理部19に供給し、これらの処理部により上述の手順ステップS33～S36が繰り返される。

【0140】再度修正されたデザインについての不良発生確率が所望の不良確率以下となった場合（ステップS37）、または、これ以上修正しても不良発生確率が低下しない場合は（ステップS38）、そのときの設計データでマスク作成またはマスク修正を実施する（ステップS39）。

【0141】本実施形態の半導体欠陥解析方法によれば、同様なパターンに対しても偏ることなく高速で検査し、この検査結果に基づいて半導体欠陥を解析し、これに基づく不良発生ルールでデザインデータを修正するので、歩留まりの早期向上により一層寄与することができる。また、既存の設計データから不良の発生割合を高い精度で見積もることができる。

【0142】なお、上述した半導体設計データ修正装置および半導体設計データ修正方法の実施形態では、不良発生ルールの供給を受けて設計データを修正する装置5と、サンプリングから設計データの修正までを行なう半導体設計データ修正装置6の2つの形態について説明したが、本実施形態はこれらの形態に限ることなく、例えば、図8および図10に示す装置の構成要素を全て含み、サンプリングを行なうことなくウェーハ検査の結果情報を得てから設計データの修正を行なう方法を実行するものでも良い。

【0143】（4）記録媒体の実施形態
上述した基板検査方法、半導体欠陥解析方法または半導体設計データ修正方法のそれぞれにおける一連の手順は、コンピュータに実行させるプログラムとしてフロッピー（登録商標）ディスクやCD-ROM等の記録媒体に収納し、コンピュータに読込ませて実行させても良い。これにより、本発明にかかる基板検査方法、半導体欠陥解析方法および半導体設計データ修正方法を汎用のコンピュータを用いて実現することができる。記録媒体は、磁気ディスクや光ディスク等の携帯可能なものに限定されず、ハードディスク装置やメモリなどの固定型の記録媒体でも良い。

【0144】また、上述した基板検査方法、半導体欠陥解析方法または半導体設計データ修正方法のそれぞれにおける一連の手順を組込んだプログラムをインターネット等の通信回線（無線通信を含む）を介して頒布しても良い。さらに、上述した基板検査方法、半導体欠陥解析方法または半導体設計データ修正方法のそれぞれにおける一連の手順を組込んだプログラムを暗号化したり、変調をかけたり、圧縮した状態で、インターネット等の有

41

線回線や無線回線を介して、あるいは記録媒体に収納して頒布しても良い。

【0145】

【発明の効果】以上詳述したとおり、本発明は、以下の効果を奏する。

【0146】即ち、本発明によれば、半導体装置のデザインに起因した欠陥をより正確に定量化できる基板検査装置、基板検査方法およびコンピュータ読み取り可能な記録媒体が提供される。

【0147】また、本発明によれば、欠陥を引き起こす10 デザイン的特徴とプロセス結果の値との組み合わせと欠陥の有無および欠陥の程度に対する欠陥の生起確率が計算でき、不良発生ルールを作成できる半導体欠陥解析装置、半導体欠陥解析方法またはコンピュータ読み取り可能な記録媒体が提供される。

【0148】さらに、本発明によれば、半導体装置の設計段階でデザインに起因した不良の発生を予め見積もることができ、かつそのデザインを修正することができる半導体設計データ修正装置、半導体設計データ修正方法およびコンピュータ読み取り可能な記録媒体が提供され20 る。

【図面の簡単な説明】

【図1】本発明にかかる半導体検査装置の実施の一形態を示すブロック図である。

【図2】本発明にかかる半導体の実施の一形態を説明するフローチャートである。

【図3】図2に示す方法の格子分割を説明する模式図である。

【図4】デザイン特徴項目データを説明する模式図であ30 る。

【図5】図2に示す検査方法において、デザインの特徴の一つであるパターン占有率で分類した場合の分類例とその分類のヒストグラムを示す。

【図6】図2に示す検査方法において、加工されたパターンと理想形状との画像比較を説明する模式図である。

【図7】図2に示す検査方法において、欠陥を含む全格子数と全欠陥数を算出方法を示す図である。

【図8】本発明にかかる半導体欠陥解析装置の第1の実施の形態を示すブロック図である。

【図9】本発明にかかる半導体欠陥解析方法の第1の実40 施の形態を説明するフローチャートである。

【図10】本発明にかかる半導体欠陥解析装置の第2の

42

実施の形態を示すブロック図である。

【図11】本発明にかかる半導体欠陥解析方法の第2の実施の形態を説明するフローチャートである。

【図12】本発明にかかる半導体欠陥解析方法の第2の実施の形態を説明するフローチャートである。

【図13】本発明にかかる半導体設計データ修正装置の第1の実施の形態を示すブロック図である。

【図14】本発明にかかる半導体設計データ修正方法の第1の実施の形態を説明するフローチャートである。

【図15】本発明にかかる半導体設計データ修正装置の第2の実施の形態を示すブロック図である。

【図16】本発明にかかる半導体設計データ修正方法の第2の実施の形態を説明するフローチャートである。

【図17】本発明にかかる半導体設計データ修正方法の第2の実施の形態を説明するフローチャートである。

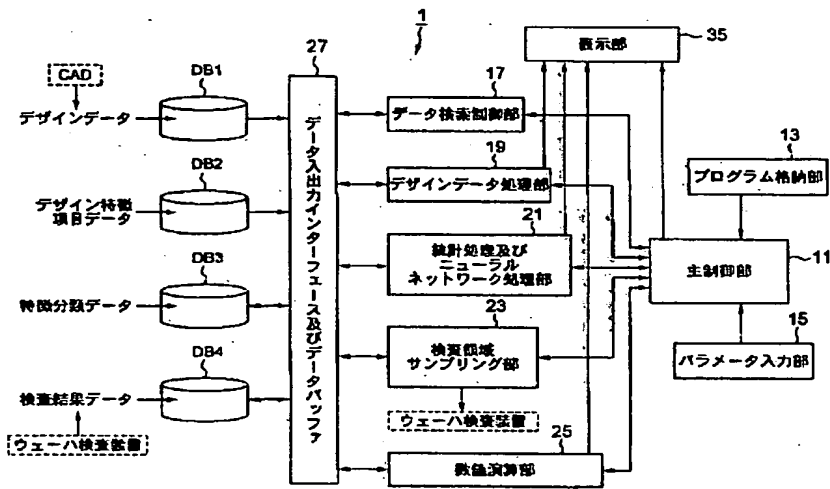
【図18】本発明にかかる半導体設計データ修正方法の第2の実施の形態を説明するフローチャートである。

【図19】従来技術を説明する模式図である。

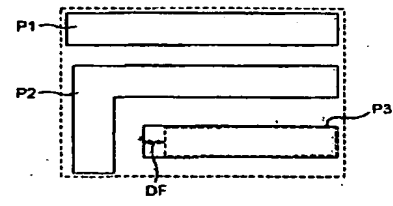
【符号の説明】

- 1 基板検査装置
- 3, 4 半導体欠陥解析装置
- 5, 6 半導体設計データ修正装置
- 11 主制御部
- 13 プログラム格納部
- 15 パラメータ入力部
- 17 データ検索制御部
- 19 デザインデータ処理部
- 21 統計処理およびニューラルネットワーク処理部
- 23 検査領域サンプリング部
- 25 数値演算部
- 27 データ入出力インターフェースおよびデータバッファ
- 31 プロセスデータ処理部
- 35 表示部
- 51 パターン照合部
- 53 デザイン修正部
- 55 数値演算部および不良確率評価部
- DM1~DM4 検査領域DM
- DB1~DB6 データベース
- L1~LN 格子領域
- P1~P3 パターン

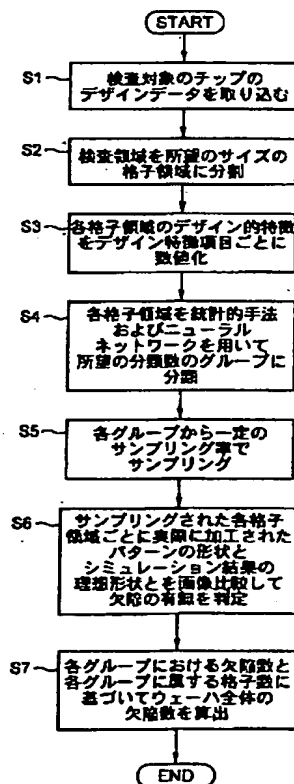
【図1】



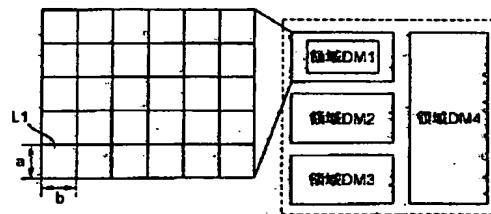
【図6】



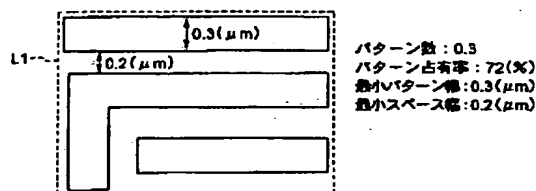
【図2】



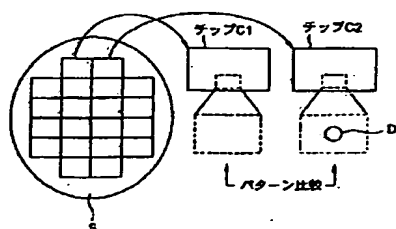
【図3】



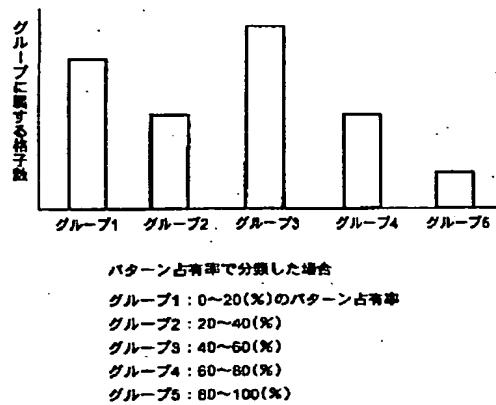
【図4】



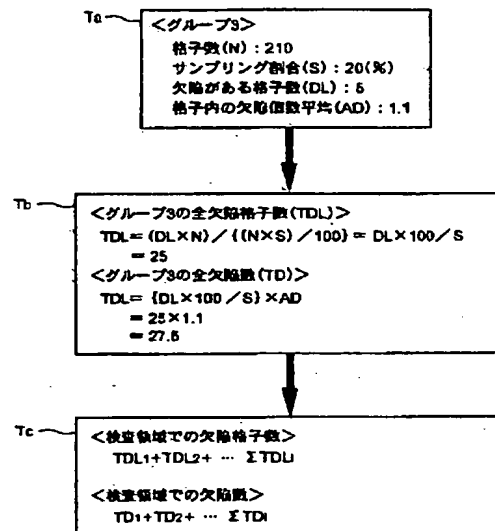
【図19】



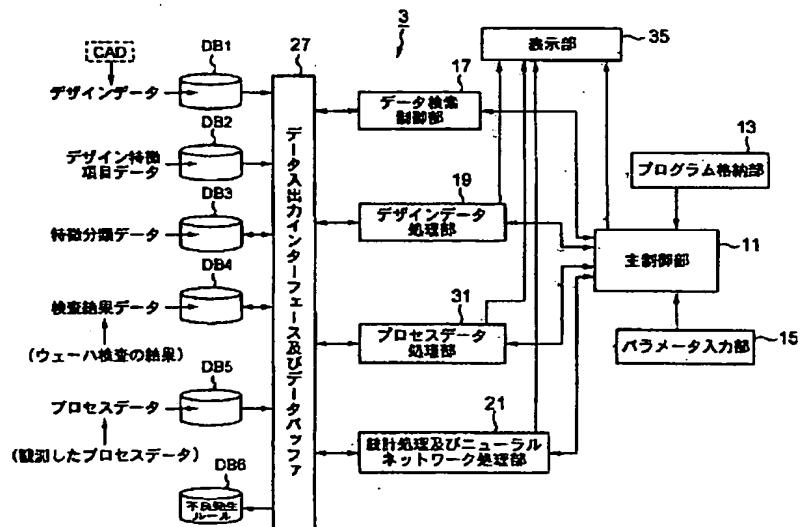
【図5】



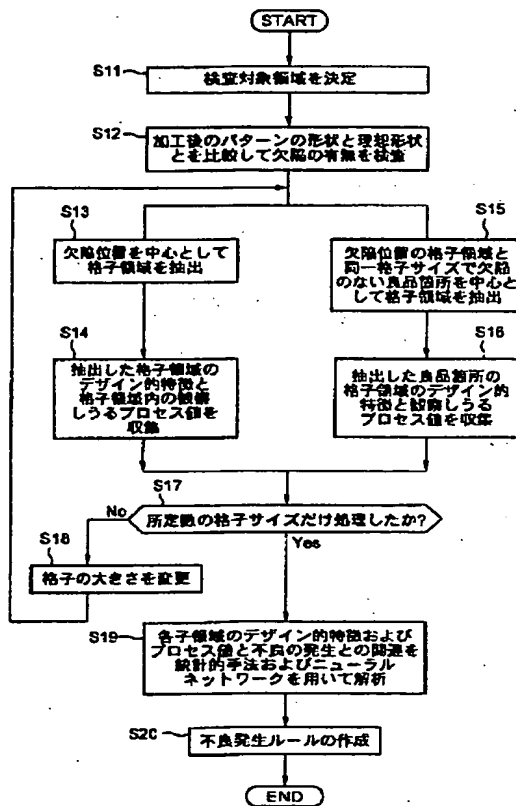
【図7】



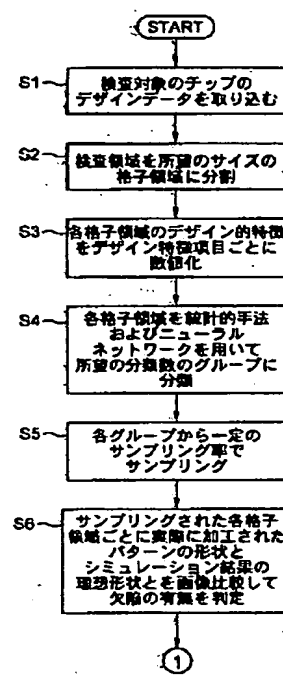
【図8】



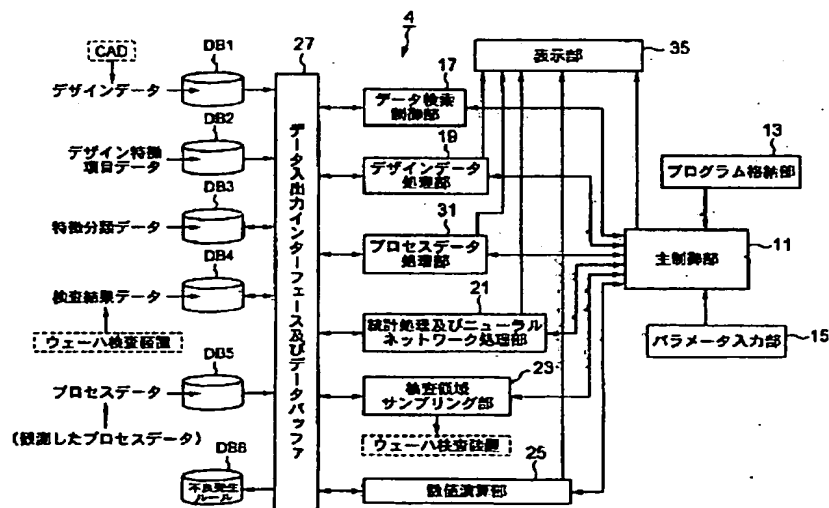
【図9】



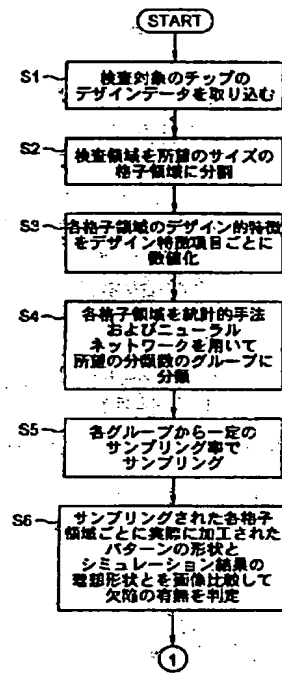
【図11】



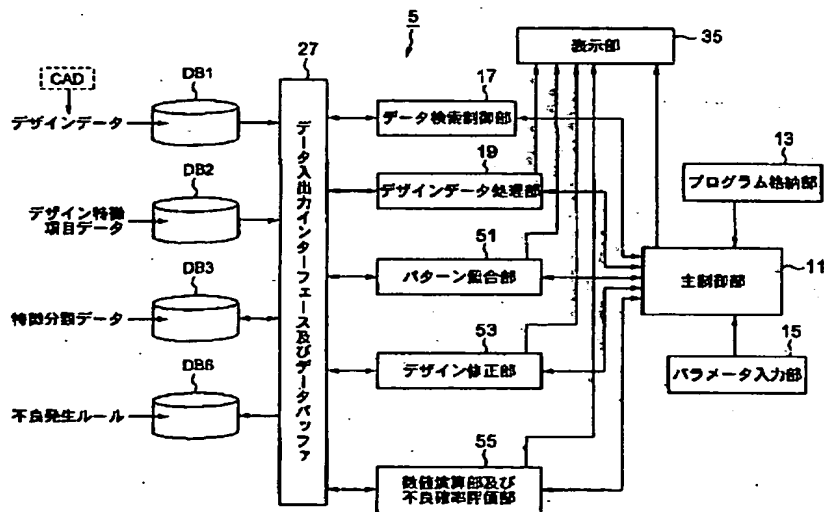
【図10】



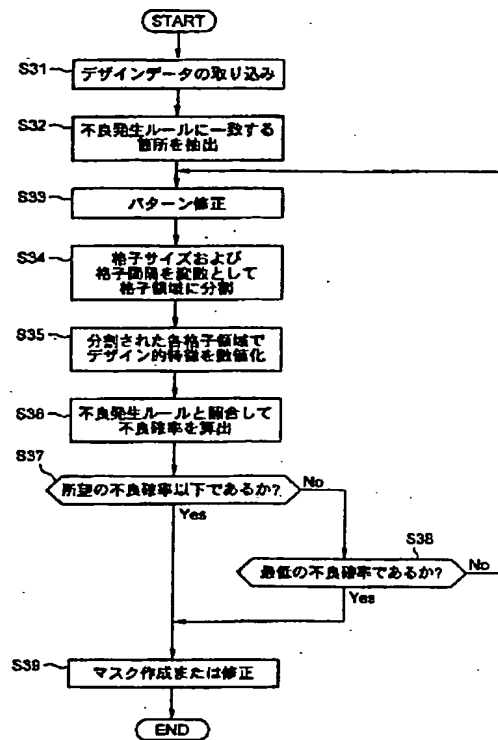
【图 16】



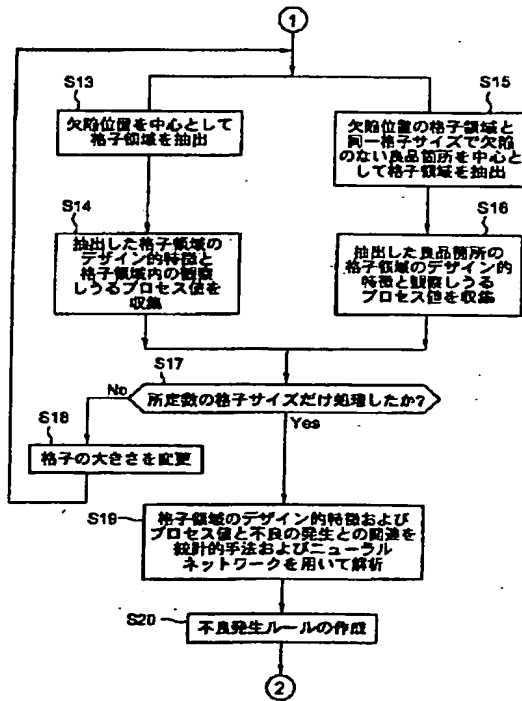
【図 13】



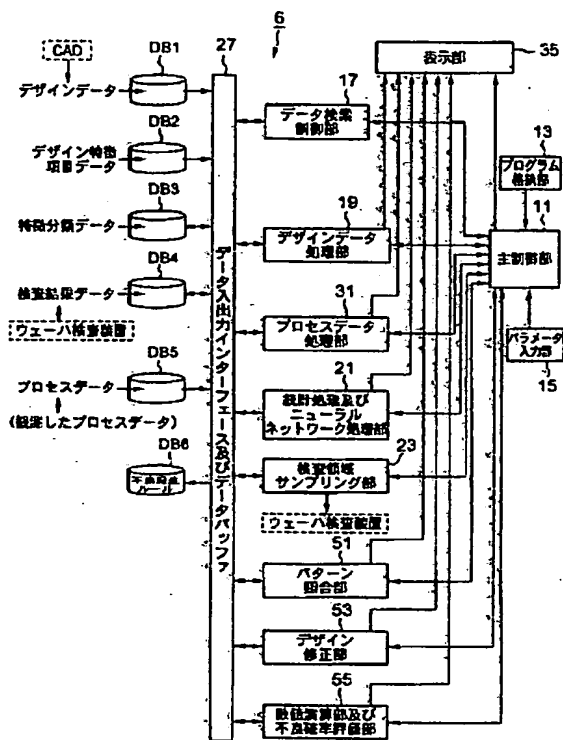
【図14】



【図17】



【図15】



【図18】

